پودمان ۴

کاربری مدارهای دیجیتال

نوع درس: نظری ــ عملی

کل ساعات: ۶۰ ساعت

ساعات نظری: ۲۰ ساعت

ساعات عملی: ۴۰ ساعت

روش تدریس پودمان

۱ عموماً در ابتدای درس و در جلسه اول به مقدماتی که در محتوای درس ارائه شده پرداخته می‌شود تا دانش‌آموز با موضوعات درسی درگیر شود.
۲ سعی شود تمامی نکات فنی و ایمنی، همراه با دلایل آن درکارگاه بررسی شده و از هنرجویان خواسته شود در مباحث کلاسی و تمرینات کارگاهی شرکت کرده تا بتوانند این نکات را به خوبی فرا گرفته و برای همیشه به خاطر بسپارند.
۳ توصیه می‌گردد برای تدریس بهتر این پودمان هنرآموز از روش تدریس **کلاس معکوس** استفاده کند. یعنی از هنرجویان بخواهد مطالب را در منزل از طریق اینترنت یا کتاب‌های مرتبط با مدارهای دیجیتالی، مطالعه و یاد گرفته و در کلاس و کارگاه با هدایت هنرآموز تمرینات را پاسخ دهد.
۴ پیشنهاد می‌گردد هنرآموز برای توضیحات تکمیلی مطالب فصل، موارد ذکر شده در بخش‌های **دانش‌افزایی** را مورد توجه قرار داده و هنگام آموزش آنها را به‌کار گیرد.
۵ توصیه می‌گردد باهدف تقویت مهارت‌های خوانداری و نوشتاری هنرجویان و نیز درک بهتر مطالب، ازآنان خواسته شود تحقیق و گزارشات خود را به‌صورت دست‌نویس درروی کاغذ نوشته و ارائه دهند.و تا جای ممکن از کپی کردن مطالب اینترنت به‌صورت تایپ شده، آماده و خام خودداری شود.
۶ فعالیت‌های از قبیل «فکر کنید»، «بحث کنید»، و... برای فعال کردن هنرجویان و به‌کارگیری اطلاعات، دانسته‌ها و تجربیات آنان است. سعی کنید این فعالیت‌ها به دقت اجرا شود و در پایان هر فعالیت، یک بحث کوتاه تکمیلی داشته باشید.
۷ از هنرجویان خواسته شود تمامی فعالیت‌های کارگاهی را انجام دهد

سؤالات پیشنهادی

- در سامانه‌های دیجیتال، اطلاعات چگونه پردازش و نمایش داده می‌شوند؟
- مفهوم کمیت‌های آنالوگ و دیجیتال را توضیح دهد.
- کدام سامانهٔ اعداد در مدارهای دیجیتال بیشتر استفاده می‌شود؟
- سیستم اعداد دسی‌مال (ده دهی)، باینری (دویی)، اکتال (هشت‌تایی) و هگزادسی‌مال (شانزده‌تایی) را شرح دهد .
- مزایای استفاده از سیستم اعداد هگزادسی‌مال چیست؟
- مزایای استفاده از سیستم دیجیتال نسبت به سیستم آنالوگ چیست؟
- چگونه می‌توان باز و بسته بودن یک در را به سطوح منطقی تبدیل کرد؟
- سطوح منطقی صفر و یک برای بیان متغیرها چگونه تولید می‌شوند؟
- چه قطعاتی برای ساخت دروازه‌های منطقی به‌کار می‌رود؟

- دروازه‌های منطقی NOT، OR و AND را به‌صورت کلید الکتریکی قطع و وصل تشخیص دهد.
- توابع منطقی اصلی در مدارهای دیجیتال چگونه نوشته می‌شوند؟
- مدارهای ترکیبی را تعریف کند.
- روش طراحی مدارهای ترکیبی را توضیح دهد.
- چند نمونه مدار ترکیبی را طراحی کند.
- مدار نیم جمع‌کننده (H.A) و تمام جمع‌کننده (F.A) را تحلیل کند.
- مدار مقایسه‌کنندهٔ یک بیتی را تحلیل کند.
- مدار رمزگشا (Decoder) را تحلیل کند.
- مدار رمزگذار (Encoder) را تحلیل کند.
- مدار متمرکز کننده (مالتی پلکسر) را تحلیل کند.
- مدارهای ترتیبی را تشریح کند.
- انواع فلیپ فلاپ‌های را شرح دهد.
- رجیسترها گونه ساخته می‌شوند؟
- شمارنده‌ها چگونه مدارهایی هستند؟

دیجیتال

رایانه که هدفش جایگزینی با مغز انسان است در برابر نگاه حیرت‌زده و متعجب ما در حال تغییر و جهش‌های باز هم فوق‌العاده و بی‌سابقه است.

فناوری اطلاعات و ارتباطات، خواسته یا ناخواسته ما را وارد عصری نو می‌کند که خصوصیت اصلی آن انتقال آنی داده‌ها و گسترش ارتباطات و شبکه‌های الکترونیکی است.

شبکه‌های الکترونیکی، حجم بالای اطلاعات تولید شده را طبقه‌بندی می‌کنند و قادرند با قابلیت‌های ممتاز خود، امکان دست‌یابی آنی را برای کاربران از همهٔ نقاط جهان در زمان بسیار کم (در چند صدم ثانیه)، فراهم کنند.

به نظر می‌آید انقلاب دیجیتالی، هنوز پایانی ندارد. انقلابی که مرزها را در نوردیده و حتی محدود و محصور به مغزهای دانشمندان نیست. انقلاب دیجیتال، همهٔ ساختارهای گفتاری، نوشتاری، فنی، آموزشی و ارتباطی بشر هزارهٔ جدید را تغییر داده است، لذا باید این تغییر را پذیرفت و باور کرد.

تحقیق

در منزل، هنرستان و یا محیط کار دستگاه‌هایی را بیابید که فقط دارای سامانهٔ آنالوگ، فقط دارای سامانهٔ دیجیتال یا دارای سامانهٔ تلفیقی آنالوگ و دیجیتال هستند. نتیجه را در کلاس ارائه دهید.

پاسخ:

در شکل زیر تعدادی از تجهیزات و وسایل دیجیتالی که در زندگی روزمره با آن سرو کار داریم را مشاهده می‌کنید.

تعدادی از تجهیزات و وسایل دیجیتالی

مفهوم دیجیتال

یک سیستم (سامانه) دیجیتال، سیستمی است که در آن اطلاعات به‌صورت رقمی ارائه و پردازش می‌شود. سامانه‌های پایه‌ریزی شده بر مبنای سیگنال‌های پیوسته را سامانه‌های آنالوگ می‌نامند. بعضی از ساعت‌هایی که زمان را به‌وسیلهٔ عقربه‌های ساعت، دقیقه و ثانیه شمار نشان می‌دهند و حرکتی پیوسته دارند، (نه حرکتی که عقربه‌های ثانیه شمار یک ثانیه، یک ثانیه پرش دارد) مثالی از یک وسیلهٔآنالوگ است، شکل زیر نمونه‌ای از یک ساعت آنالوگ اتومبیل را نشان می‌دهد.

ساعت عقربه‌ای آنالوگ اتومبیل

ساعتی که زمان را با ارقام ده دهی نشان می‌دهد یک وسیلهٔ دیجیتالی است. شکل صفحه بعد نمونه‌ای از یک ساعت دیجیتالی اتومبیل را نشان می‌دهد.

ساعت دیجیتالی اتومبیل

راننده‌هایی که در حال رانندگی است و تمام تمرکز و حواسش به راندن اتومبیل خود است، برای اطلاع از زمان، ساعت دیجیتالی به دلیل نمایش اعداد، تمرکز کمتری را نسبت به ساعت عقرب‌های از او می‌گیرد.

می‌دانیم بیمارانی هستند که نیاز به کنترل مداوم فشار خون خود دارند، این افراد از دستگاه سنجش فشار خون آنالوگ و دیجیتال استفاده می‌کنند. دستگاه سنجش فشارخون عقرب‌های، میزان فشار خون را به‌صورت آنالوگ نشان می‌دهد که در این حالت نیاز به همراهی شخص دیگری است. درصورتی‌که بیمار به تنهایی می‌تواند دستگاه سنجش فشارخون دیجیتالی را مورد استفاده قرار دهد. همچنین او احتیاج به مهارت خاص برای اندازه‌گیری فشار خون توسط دستگاه دیجیتالی ندارد. شکل زیر دستگاه سنجش فشار خون عقربه‌ای را نشان می‌دهد.

الف) دستگاه سنجش فشار خون دیجیتالی

ب) دستگاه سنجش فشار خون عقربه‌ای

دستگاه سنجش فشار خون عقربه‌ای و دیجیتالی

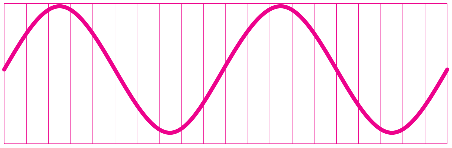
در شکل بالادستگاه سنجش فشار خون دیجیتالی که میزان فشار خون را به‌صورت واضح و دقیق نمایش می‌دهد را مشاهده می‌کنید.

اطلاعات روی نوارهای کاست صوتی به‌صورت آنالوگ ذخیره می‌شوند درحالی که دیسک‌های(CD) لیزری فشرده، اطلاعات را به‌صورت دیجیتال ذخیره می‌کنند. به

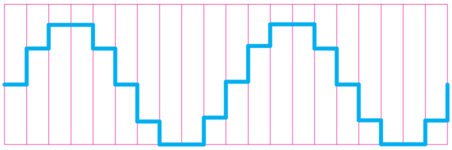
عنوان مثال شکل زیر الف یک سیگنال سینوسی آنالوگ را برای یک سیکل نشان می‌دهد که ممکن است روی یک باریکه از نوار صوتی مغناطیسی ضبط شود. شکل زیر ب همان سیگنال سینوسی که در فاصلهٔ زمانی معین و یکنواخت نمونه‌برداری و به‌صورت یک تابع پله‌ای درآمده است، را نمایش می‌دهد. شکل زیر ج این اطلاعات را به‌صورت دیجیتال نشان می‌دهد. هر نمونه به‌صورت یک عدد دودویی (بر مبنای ۲) (صفر و یک) و به‌طور عمودی بر روی نوار نوشته شده است.

نکته

این تصاویر صرفاً برای آشنایی با امواج آنالوگ و دیجیتالی آمده است و تحلیل آن با توجه به دانسته‌های هنرجویان در این مقطع امکان‌پذیر نیست.



الف) فرم آنالوگ



ب) فرم آنالوگ نمونه‌برداری شده از یک سیگنال سینوسی

0	0	1	1	0	0	0	1	1	0	0	0	1	1	0	0	0	1	1	0
0	1	1	1	1	0	1	0	0	1	0	1	1	1	1	0	1	0	0	1
1	1	1	1	1	1	0	0	0	0	1	1	1	1	1	1	0	0	0	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ج) فرم دیجیتال نمونه‌برداری شده از یک سیگنال سینوسی

اطلاعات ذخیره شده بر روی نوار مغناطیسی به‌صورت آنالوگ و دیجیتال

گرچه کامپیوترهای مدرن مشهودترین مثال از یک سیستم دیجیتالی هستند. مثال‌های دیگری هم چون کنترل‌کننده‌های چراغ راهنمایی، ماشین حساب‌های جیبی و پخش‌کننده‌های CD که در سطح جامعه در حد گسترده‌ای مورد استفاده قرار می‌گیرد و... نیز وجود دارند.

سؤالات پیشنهادی

مزایای سیستم‌های دیجیتال نسبت به آنالوگ را بیان کنید؟

کامپیوترهای آنالوگ و سایر سیستم‌های آنالوگ، قبل از اینکه تجهیزات دیجیتالی ساخته شوند به مدت طولانی، استفاده می‌شدند. پس چرا سیستم‌های دیجیتالی

جایگزین سیستم‌های آنالوگ شده‌اند؟ برای پاسخ به این سؤال چندین دلیل وجود دارد:

۱ عموماً فناوری‌های دیجیتال، قابلیت انعطاف‌پذیری بیشتری را نسبت به فناوری‌های آنالوگ ارائه می‌دهند، چون به سادگی برای اجرای هر الگوریتم (حل مسئله به‌صورت مرحله مرحله) دلخواهی برنامه‌ریزی می‌شوند یا قابل برنامه‌ریزی هستند.

۲ مدارهای دیجیتال قابلیت‌های پردازش بسیار قدرتمندتری را تحت عنوان سرعت ارائه می‌دهند.

۳ اطلاعات عددی می‌توانند به‌صورت دیجیتالی و با دقت وضوح بیشتری در مقایسه با سیگنال‌های آنالوگ ارائه شوند.

۴ ذخیرۀ اطلاعات و بازیابی آنها در سیستم‌های دیجیتالی ساده‌تر است.

۵ ابعاد سیستم‌های دیجیتالی نسبت به سیستم‌های مشابه آنالوگ به‌طور چشمگیری کاهش یافته است.

مزایای سیستم‌های دیجیتال نسبت به آنالوگ

۱ قابلیت انعطاف‌پذیری بیشتر

۲ سرعت بالاتر

۳ دقت وضوح بیشتر

۴ بازیابی آسان اطلاعات

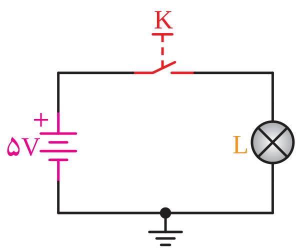
۵ ذخیرۀ آسان اطلاعات

۶ کاهش ابعاد

مفهوم صفر و یک منطقی

من چراغی را روشن و خاموش می‌کنم، می‌خواهم به ماشین بگویم چراغ خاموش یا روشن است، چگونه می‌توانم این مفهوم را به ماشین منتقل کنم؟ ماشین مفهوم روشن را نمی‌داند. برای فهماندن به ماشین مفهوم صفر و یک را تعریف می‌کنم.

می‌گویم اگر ولتاژ به حد معینی رسید یعنی یک است. یعنی لامپ روشن است و اگر ولتاژ در حد معینی پایین آمد و نزدیک به صفر شد مفهوم آن صفر است یعنی لامپ خاموش است. یا به عبارت دیگر ماشین چگونه می‌تواند تاریکی و روشنی را تشخیص دهد؟ روشنی به معنی ۱ و تاریکی به معنی صفر است.

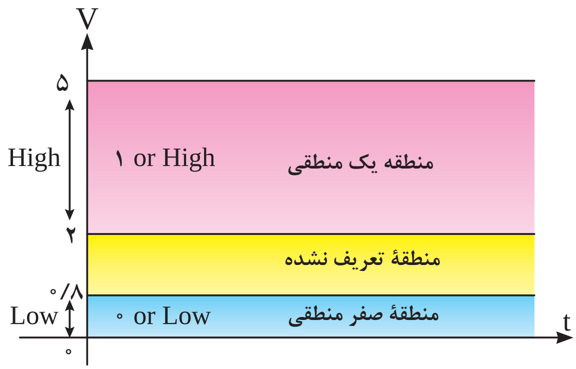


مدار الکتریکی مولد صفر و یک منطقی

اکنون می‌خواهیم این دو حالت لامپ را نام گذاری کنیم. به لغت‌های زیر که برای این منظور به‌کار رفته اند، توجه کنید.

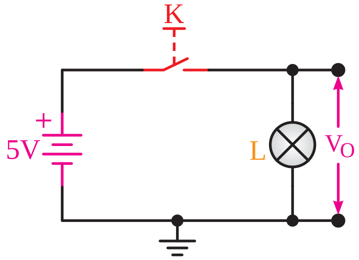
۰ ← لامپ در حالت خاموش　　　　　۱ ← لامپ در حالت روشن

به نظر می‌رسد پیشنهاد صفر و یک از بقیه موارد جالب‌تر باشد؛ زیرا ساده و از نظر طول کلمه بسیار کوتاه است. بنابراین، دو عدد «صفر» و «یک» نماد (سمبل)هایی هستند که برای نمایش دو وضعیت مختلف (بسته یا باز) به‌کار می‌روند. در مورد کلید می‌توان حالت باز را صفر و حالت بسته را یک درنظر گرفت. در مدارهای دیجیتالی، صفر و یک به هیچ عنوان به مفهوم صفر و یک جبری برای نمایش دادن مقدار یک شئ (مثلاً یک جلد کتاب مبانی دیجیتال) نیست. در الکترونیک و کامپیوتر صفر و یک نشان‌دهندهٔ سطوح ولتاژ است و به مفهوم خاموش یا روشن بودن لامپ نیست (هرچند در علوم مهندسی، در هر سیستم دو وضعیتی برای نمایش دادن هر حالت از صفر و یک استفاده می‌شود، مانند باز و بسته بودن یک شیر الکتروهیدرولیکی و...). بدین معنا که ولتاژ حدود صفر ولت (عملاً از صفر تا ۰/۸ ولت) به منزله صفر منطقی و ولتاژ حدود ۵ ولت (عملاً از ۲ تا ۵ ولت) به منزلهٔ یک منطقی درنظر گرفته می‌شود (سطوح صفر و یک منطقی ممکن است در سیستم‌های گوناگون با یکدیگر تفاوت داشته باشد اما ولتاژهای حوالی صفر ولت و ۵ ولت از بقیه رایج‌تر است). در شکل زیر سطح ولتاژ صفر و یک منطقی را مشاهده می‌کنید. در این نمودار یک منطقی بین ولتاژهای ۲ تا ۵ ولت و صفر منطقی بین ولتاژهای صفر تا ۰/۸ ولت قرار دارد.



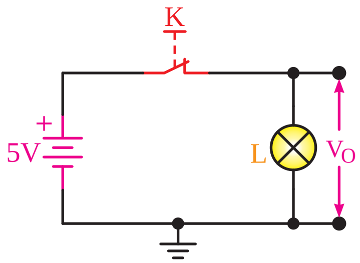
سطوح ولتاژ صفر تا یک منطقی رایج

برای تأکید بر این موضوع که صفر و یک مربوط به نمایش دو وضعیت مختلف یک سیستم است، بعد از صفر و یک، لغت منطقی را می‌آوریم. در مدار شکل روبه‌رو، اگر کلید باز باشد، $V_o = 0$ است. به عبارت دیگر، خروجی در وضعیت صفر منطقی قرار می‌گیرد و لامپ خاموش است.



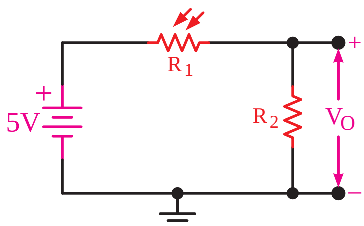
مدار الکتریکی صفر منطقی

در مدار شکل زیر، اگر کلید بسته باشد، $V_o = 5v$ است. بنابراین، خروجی در وضعیت یک منطقی قرار می‌گیرد و لامپ روشن است.



مدار الکتریکی در حالت یک منطقی

با توجه به اینکه اساس کار کامپیوتر صفر و یک منطقی است، چنانچه بخواهیم بودن یا نبودن یک پدیدهٔ فیزیکی را به اطلاع کامپیوتر برسانیم، لازم است این پدیدهٔ فیزیکی را به صفر و یک منطقی (در کامپیوتر به سطوح ولتاژ) تبدیل کنیم. برای مثال، برای تبدیل بودن یا نبودن پدیده نور با یک و صفر منطقی، از مدار شکل زیر استفاده می‌کنیم.



مدار مولد صفر و یک منطقی با استفاده از مقاومت تابع نور

در شکل بالا هنگامی که به مقاومت تابع نور می‌تابد، مقاومت آن به شدت کاهش می‌یابد و قسمت اعظم ولتاژ منبع ۵ ولتی دو سر مقاومت R_2 افت می‌کند (توزیع ولتاژ بین دو مقاومت سری). لذا خروجی این مدار در وضعیت یک منطقی قرار

می‌گیرد. برعکس اگر نور به مقاومت نتابد، مقدار مقاومت اهمی آن به شدت افزایش می‌یابد و قسمت اعظم ولتاژ منبع ۵ ولتی دو سر مقاومت تابع نور افت می‌کند بنابراین مقدار بسیار جزیی ولتاژ به دوسر مقاومت R_2 منتقل می‌گردد که باتوجه به مقدار ولتاژ کم آن، خروجی در سطح ولتاژ صفر منطقی قرار می‌گیرد. در مورد پدیده‌های فیزیکی دیگر نیز با استفاده از مدارهای الکتریکی یا الکترونیکی می‌توان بودن یا نبودن آنها را به صفر یا یک منطقی تبدیل کرد.

دانش‌افزایی

سیستم‌های اعداد

اعدادی که در عصر حاضر به‌طور وسیعی از آنها استفاده می‌کنیم، شاید در حدود ۱۰ تا ۱۲ هزار سال پیش به‌وجود آمده‌اند و بعدها برای شمارش این اعداد، اسم‌ها و قوانینی وضع شد. گسترش شمارش اعداد در مبناهای مختلف، سیستم‌های مختلفی را ایجاد کرد که در حال حاضر هر یک از این سیستم‌ها در موارد خاصی مورد استفاده قرار می‌گیرند. یکی از مبناهایی که از زمان قدیم تا کنون مورد استفاده قرار گرفته است، مبنای ۱۰ (ده‌دهی) است که بر مبنای شمارش انگشتان دست‌ها بوده و چنین ترتیب ذهنی را برای آنها به‌وجود آورده‌اند.

سیستم ده‌دهی (اعشاری Decimal): سیستم اعداد ده دهی (اعشاری) از ده علامت ۰ و ۱ و ۲و... ۹. تشکیل شده‌اند. برای شمارش از صفر تا ۹ از این علامت‌ها استفاده می‌کنیم و برای نشان دادن اعداد بزرگ‌تر از ۹، این علامت‌ها را طبق قواعد خاصی با یکدیگر ترکیب می‌کنیم (پشت سر هم قرار می‌دهیم). چنانٍ‌که می‌دانید، موقعیت مکانی هر عدد (هر علامت) یا رقم معنی خاصی دارد؛ مثلاً با دو رقم ۶ و ۴ دو عدد ۴۶ و ۶۴ را می‌توان ساخت که از نظر معنا با هم متفاوت‌اند. در سیستم ده‌دهی، هر عدد را می‌توان به‌صورتِ توان‌هایی از ۱۰ نشان داد؛ به این دلیل به آنها سیستم ده‌دهی می‌گویند. مثلاً:

$$۳۲۶۹ = ۳۰۰۰ + ۲۰۰ + ۹۰ + ۶ =$$

$$۳ \times ۱۰^{۳} + ۲ \times ۱۰^{۲} + ۹ \times ۱۰^{۱} + ۶ \times ۱۰^{۰}$$

به‌طور کلی، در سیستم اعشاری (ده‌دهی) هر عدد صحیح را می‌توان به‌صورت زیر نوشت.

$$N = a_n \times ۱۰^{n} + a_{n-۱} \times ۱۰^{n+۱} + \ldots + a_۲ \times ۱۰^{۲} + a_۱ \times ۱۰^{۱} + a_۰ \times ۱۰^{۰}$$

ضرایب a_n ، $a_{n-۱}$ ، ... ، $a_۲$ ، $a_۱$ و $a_۰$ می‌توانند بین صفر تا ۹ باشند. توان ۱۰ ارزش مکانی هر یک از رقم‌ها را مشخص می‌کند.

مثلاً:

$$45531 = \underset{\text{ده‌هزارگان}}{\underset{\downarrow}{4 \times 10^4}} + \underset{\text{هزارگان}}{\underset{\downarrow}{5 \times 10^3}} + \underset{\text{صدگان}}{\underset{\downarrow}{5 \times 10^2}} + \underset{\text{دهگان}}{\underset{\downarrow}{3 \times 10^1}} + \underset{\text{یکان}}{\underset{\downarrow}{1 \times 10^0}}$$

در عدد ۴۵۵۳۱، رقم ۴ مربوط به an رقم ۵ مربوط به، a_{n-1} رقم ۵ صدگان مربوط به ۳، a_{n-2} مربوط به a_{n-3} و ۱ مربوط به a_{n-4} است. در این مثال n−۴ است در نتیجه $a_n = a_4$ $a_{n-1} = a_3$ ... , a_1 , $a_{n-4} = a_0$ می‌شود.

سیستم دودویی (Binary): در سیستم دودویی علایم به‌کار رفته ۰ و ۱ (دوتا) هستند. برای شمارش صفر و یک از این علامت‌ها استفاده می‌کنیم و برای نمایش دادن اعداد بزرگ‌تر از یک، این دو علامت را طبق قواعد خاصی پشت سر هم قرار می‌دهیم. در این سیستم نیز هر علامت متناسب با مکانی که در آن قرار می‌گیرد (یا موقعیت رقم)، ارزش خاصی پیدا می‌کند. به‌طور کلی در سیستم دودویی هر عدد را می‌توان به‌صورت زیر نوشت:

$$N = a_n \times 2^n + a_{n-1} \times 2^{n-1} + \cdots + a_2 \times 2^2 + a_1 \times 2^1 + a_0 \times 2^0$$

در این جا ضرایب $a_0 a_1 \ldots a_n$ می‌توانند صفر یا یک باشند. در سیستم دوتایی به هر رقم صفر یا یک، یک بیت Binary Digit = Bit می‌گویند، مثلاً عدد ۱۱۰۱ یک عدد چهار بیتی است.

در گذشته به هر چهار بیت یک نی بل (nibble) می‌گفتند و در حال حاضر به هر هشت بیت یک بایت گفته می‌شود. واحد بزرگ‌تر از بایت، کیلوبایت (Byte) معادل 2^{10} بایت یا ۱۰۲۴ بایت و مگابایت معادل 2^{20} بایت یا ۱۰۲۴ کیلو بایت است.

برای نمایش دادن اعداد باینری (اعداد در مبنای۲) می‌توانیم باتوجه به ارزش مکانی هر بیت، آن عدد را بنویسیم.

می‌دانیم که در یک سیستم دودویی ارزش اولین بیت برابر یک، ارزش دومین بیت برابر ۲ (دو برابر رقم قبل)، ارزش سومین بیت برابر ۴ (دو برابر رقم قبلی) و ارزش چهارمین بیت برابر (۸ دو برابر رقم قبلی) و... است.

عدد باینری (در حالت کلی)	$b_0)_2$	b_1	b_2	b_3	b_4	b_5	b_6	... (
	↓	↓	↓	↓	↓	↓	↓	
ارزش مکانی بیت	(۱))۲	(۲)	(۴)	(۸)	(۱۶)	(۳۲)	(۶۴)	... (
	↓	↓	↓	↓	↓	↓	↓	
ارزش مکانی بیت‌ها با پایهٔ ۲	$2^0)_2$	2^1	2^2	2^3	2^4	2^5	2^6	... (

مثال

عدد باینری ۱۰۰۱۱، دارای ارزش مکانی و ضرایب به‌صورت زیر است.

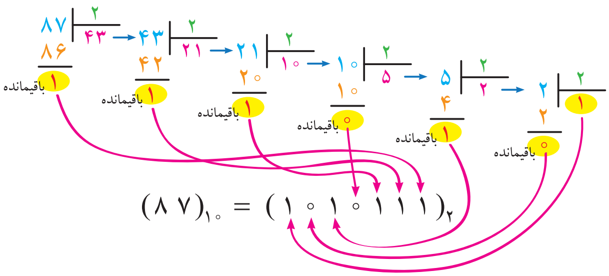
$$۱۰۰۱۱ = ۱ \times ۲^{۴} + ۰ \times ۲^{۳} + ۰ \times ۲^{۲} + ۱ \times ۲^{۱} + ۱ \times ۲^{۰}$$

۱۶تایی ۸تایی ۴تای ۲تایی یکی

ضرایب این عدد به‌صورت:

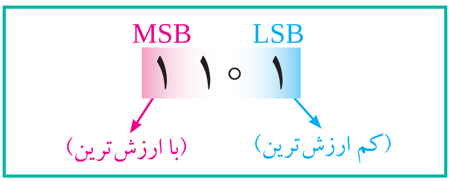
$$a_{۴} = ۱ , a_{۳} = ۰ , a_{۲} = ۰ , a_{۱} = ۱ , a_{۰} = ۱$$

برای تبدیل کردن اعداد اعشاری به باینری، می‌توانیم از تقسیمات متوالی عدد اعشاری به عدد دو استفاده کنیم. برای مثال عدد اعشاری ۸۷ را به عدد باینری تبدیل می کنیم.



تقسیمات را تا جایی ادامه می‌دهیم تا آخرین خارج قسمت یک شود و سپس در سمت چپ آخرین خارج قسمت را می‌نویسیم و به ترتیب باقیمانده‌های به دست آمده را در جلوی آن قرار می‌دهیم.

در یک عدد باینری مثلاً (۱۱۰۱۱۱) بیت اول از سمت راست کم‌ارزش‌ترین بیت است که به آن (Least siginif icant Bit) LSB می‌گویند. به آخرین بیت در سمت چپ که با ارزش‌ترین بیت است (Most Signif icant Bit)MSB گفته می‌شود. توجه داشته باشید که ارزش ارقام دقیقاً مشابه سیستم اعشاری است.



مثلاً در سیستم اعشاری عدد ۷۸۳۲، کم‌ارزش‌ترین رقم عدد ۲ و با ارزش‌ترین رقم عدد ۷ است.

نکته

چون عملکرد دروازه‌های منطقی پایه در دو حالت صفر و یک تعریف شده است، به همین دلیل از سیستم دودویی (باینری) استفاده می‌شود.

نکته

در سیستم دودویی هر کیلو بایت معادل $۲^{۱۰}$ بایت است و با واحد کیلو در بقیه کمیت‌هایی که تاکنون شناخته‌ایم متفاوت است: به همین ترتیب داریم:

۱ کیلوبایت $= ۱KB = ۲^{۱۰}B$

۱ مگابایت $= ۱MB = ۲^{۱۰}KB = ۲^{۲۰}B$

۱ گیگابایت $= ۱GB = ۲^{۱۰}MB = ۲^{۲۰}KB = ۲^{۳۰}B$

۱ ترابایت $= ۱TB = ۲^{۱۰}GB = ۲^{۲۰}MB = ۲^{۳۰}KB = ۲^{۴۰}B$

سیستم هشت تایی (اکتال Octal): درسیستم اکتال(هشت‌تایی) مبنا، عدد ۸ و تعداد علامت‌ها هشت رقم به‌صورت (۰،۱، ۲، ... ، ۷) است. برای نمایش دادن اعداد از صفر تا هفت، از این علامت‌ها استفاده می‌شود. برای اعداد بزرگ‌تر از هفت، این علامت‌ها را طبق قواعد خاصی پشت سر هم قرار می‌دهیم. این قاعده‌ها را در ادامه توضیح خواهیم داد. در این سیستم مانند سیستم ده‌دهی، هر عدد موقعیت خاص خود را دارد. معادل اعشاری اعداد اکتال مشابه اعداد باینری از رابط زیر به‌دست می‌آید. با این تفاوت که به جای عدد ۲، عدد ۸ قرار می‌گیرد.

$$N = a_n \times ۸^n + a_{n-۱} \times ۸^{n-۱} + ... + a_۲ \times ۸^۲ + a_۱ \times ۸^۱ + a_۰ \times ۸^۰$$

ضرایب $a_۰$ تا a_n می‌توانند مقادیری بین صفر تا۷ باشند، مثلاً عدد اکتال $۵۲۳۶_۸$ در سیستم اعشاری برابر است با:

$$(۵۲۳۶)_۸ = ۵ \times ۸^۳ + ۲ \times ۸^۲ + ۳ \times ۸^۱ + ۶ \times ۸^۰ =$$
$$۵ \times ۵۱۲ + ۲ \times ۶۴ + ۳ \times ۸ + ۶ \times ۱ = ۲۵۶۰ + ۱۲۸ + ۲۴ + ۶ = (۲۷۱۸)_{۱۰}$$

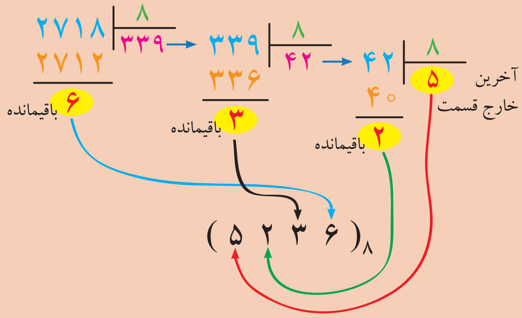
با مثال دیگری دراین رابطه موضوع را روشن‌تر می‌کنیم.

$$(۷۰۴۰)_۸ = ۷ \times ۸^۳ + ۰ \times ۸^۲ + ۴ \times ۸^۱ + ۰ \times ۸^۰ =$$
$$۷ \times ۵۱۲ + ۰ \times ۶۴ + ۴ \times ۸ + ۰ \times ۱ = ۳۵۸۴ + ۰ + ۳۲ + ۰ = (۳۶۱۶)_{۱۰}$$

برای تبدیل کردن اعداد اعشاری به اکتال، از تقسیم‌های متوالی عدد اعشاری به عدد ۸ استفاده می‌کنیم و همان قواعد خاصی را که در بالا اشاره کردیم توضیح خواهیم داد.

مثال

عدد اعشاری $۲۷۱۸_{۱۰}$ را به عدد اکتال تبدیل کنید (به مبنای ۸ ببرید).



تقسیمات را تا جایی ادامه می‌دهیم که خارج قسمت با عدد ۷ مساوی یاکوچک‌تر شود. مشابه سیستم باینری از سمت چپ شروع به نوشتن عدد می‌کنیم. به این ترتیب که آخرین خارج قسمت را سمت چپ نوشته و به ترتیب باقی‌مانده را در جلوی آن می‌نویسیم تا به اولین باقی‌ماندهٔ تقسیم برسیم.

$(۲۷۱۸)_{۱۰} = (۵۲۳۶)_{۸} = (۵۲۳۶)_{o}$

مثال

عدد ۳۰۴۵ در مبنای اکتال را به مبنای اعشار (ده‌دهی) تبدیل کنید.

$$(۳۰۴۵)_{۸} = ۳ \times ۸^{۳} + ۰ \times ۸^{۲} + ۴ \times ۸^{۱} + ۵ \times ۸^{۰}$$
$$= ۳ \times ۵۱۲ + ۰ \times ۶۴ + ۴ \times ۸ + ۵ \times ۱$$
$$= ۱۵۳۶ + ۰ + ۳۲ + ۵ = (۱۵۷۳)_{۱۰}$$

تمرین کلاسی

اعداد زیر را که در مبنای اکتال هستند به مبنای ده دهی (اعشاری) ببرید.

الف) $۷۵۳_{۸}$ ب) $۱۴۶۲_{۸}$

تمرین کلاسی

اعداد ده دهی زیر را به مبنای اکتال و باینری ببرید.

الف) ۵۷۲ ب) ۸۴ پ) ۱۰۲۴

سیستم شانزده تایی (هگزادسی‌مال Hexa decimal): در این سیستم (۱۶تایی)، ۱۶ علامت شامل، ۹...،۲،۱،۰ و A،B ،C ،D ،E ،F به‌کار می‌رود. در این سیستم برای نمایش عددهای بیشتر از ۹ و کمتر از ۱۶ باید از یک علامت استفاده کرد و نمی‌توان

مثلاً عدد ۱۰ را به همین صورت نشان داد چون یک عدد دو رقمی است که هم صفر و هم یک دارد و با صفر و یک اصلی اشتباه می‌شود. به همین دلیل از حروف استفاده می‌شود که:

$A=10،B=11،C=12،D=13،E=14،F=15$

برای اعداد بزرگ‌تر از ۱۶ این علامت‌ها را طبق قواعد خاصی پشت سر هم قرار می‌دهیم. مشابه همان قواعدی که در سیستم اکتال بیان شد با این تفاوت که پایه در اینجا عدد ۱۶ است. در این سیستم اعداد نیز، هر عدد موقعیت خاص خود را دارد.
معادل اعشاری اعداد هگزادسی‌مال از رابطهٔ زیر به‌دست می‌آید.

$$N = a_n \times 16^n + a_{n-1} \times 16^{n-1} + ... + a_1 \times 16^1 + a_0 \times 16^0$$

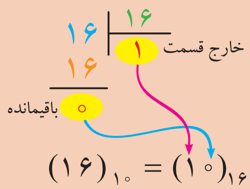
ضرایب a_0 تا a_n می‌توانند مقادیری بین صفر تا $F(15)$ باشند. مثلاً عدد $(A14E)_{16}$ در مبنای ۱۶ نوشته شده اســت. معادل اعشاری آن برابر است با:

$$N = A \times 16^3 + 1 \times 16^2 + 4 \times 16^1 + E \times 16^0$$
$$= (10) \times 4096 + 1 \times 256 + 4 \times 16 + (14) \times 1$$
$$= 40960 + 256 + 64 + 14 = (41294)_{10}$$

برای تبدیل کردن اعداد اعشاری به اعداد هگزادسی‌مال، از تقسیم‌های متوالی عدد اعشاری به عدد ۱۶ استفاده می‌کنیم. هنگام تقسیم کردن توجه داشته باشید که اگر باقی‌مانده بین ۱۰ تا ۱۵ باشد، باید از حروف A تا F استفاده کنید.

مثال

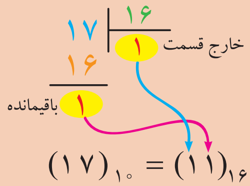
عدد ۱۶ در مبنای ده دهی را به مبنای هگزادسی‌مال تبدیل کنید.



همان‌طور که ملاحظه کردید عدد ۱۶ در سیستم ده‌دهی به عدد ۱۰ در سیستم هگزادسی‌مال تبدیل شد.

مثال

عدد ۱۷ در مبنای ده دهی را به مبنای هگزادسی‌مال تبدیل کنید.

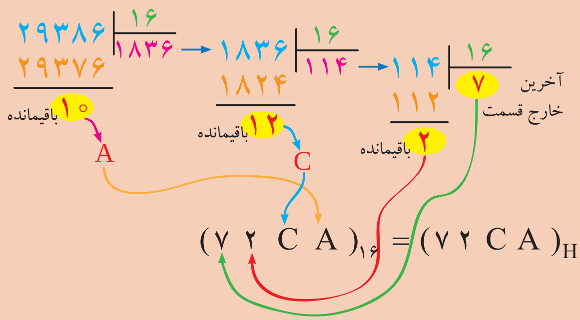


با توجه به دو مثال بالا در سیستم هگزادسی‌مال، معادل ۱۶ و ۱۷ سیستم ده‌دهی، اعداد ۱۰ و ۱۱ خواهد شد.

اگر بخواهیم ۱۱ را در مبنای هگزادسی‌مال به‌صورت $(۱۱)_H$ نشان دهیم با ۱۷، اشتباه می‌شود. لذا ناگزیریم ۱۱ را با علامت دیگری نشان دهیم که از علائم F تا A برای اعداد ۱۰ تا ۱۵ استفاده می کنیم.

مثال

عدد اعشاری $(۲۹۳۸۶)_{۱۰}$ را به سیستم هگزادسی‌مال تبدیل کنید.



مشابه سیستم‌های دیگر تقسیم‌های متوالی را تا جایی که آخرین خارج قسمت با ۱۵ مساوی یا کوچک‌تر شود ادامه می‌دهیم، سپس از سمت چپ ابتدا آخرین خارج قسمت را می‌نویسیم و باقی‌مانده‌ها را در جلوی آن، تا به اولین باقی‌مانده برسیم.

تمرین کلاسی

عدد ۷۵۶۸ را به مبنای هگزادسی‌مال ببرید.

تمرین کلاسی

عدد $(ABE)_{۱۶}$ در مبنای ۱۶ را به مبنای اعشاری تبدبل کنید.

نکته

موارد کاربری اعداد باینری و هگزادسی‌مال در زبان ماشین است.

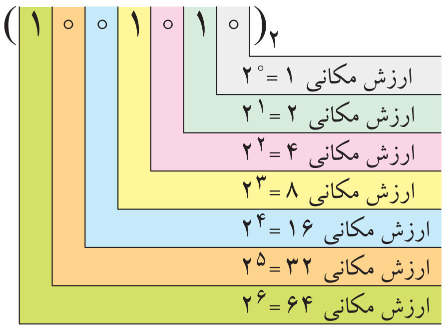
تبدیل مبناهای اعداد به یکدیگر

وقتی که ما بیشتر از یک سیستم عددی داریم، تبدیل اعداد از یک سیستم به سیستم دیگر بسیار مهم است. برای ما آسان‌تر است که با اعداد دسی‌مال سروکار داشته باشیم ولی در سیستم‌های دیجیتال اعداد دودویی (باینری) بیشتر به‌کار می‌رود.

از طرفی ما هم به اعداد دسی‌مال احتیاج داریم و هم به اعداد دودویی، زیرا ماشین اعداد دودویی را می‌شناسد درصورتی‌که روی نمایشگر باید اعداد ده‌دهی ظاهر شود. درنتیجه همواره در سیستم‌های دیجیتالی تبدیل اعداد دسی‌مال به اعداد دودویی در مورد اطلاعات ورودی و برعکس تبدیل اعداد دودویی به اعداد دسی‌مال در مورد اطلاعات خروجی مورد نیاز است.

اکثر سیستم‌های دیجیتال با اعداد در سیستم دودویی کار می‌کنند. همچنین استفاده از سیستم اعداد در مبنای اکتال (هشت تایی $۲^۳$) و هگزادسی‌مال (شانزده‌تایی $۲^۴$) که به‌صورت توان‌هایی از ۲ نوشته می‌شوند، در ساده کردن این تبدیلات بسیار مؤثر هستند.

تبدیل مبنای ۲ به ۱۰: برای تبدیل اعداد دودویی به دسی‌مال، ابتدا ارزش مکانی بیت‌های عدد باینری را مشخص می‌کنیم، سپس با توجه به مقدار بیت در آن ارزش مکانی آنها را با هم جمع می‌کنیم. به عنوان مثال ارزش مکانی عدد زیر را تعیین می‌کنیم.



$$(۱۰۰۱۰۱۰)_۲ = ۱ \times ۶۴ + ۰ \times ۳۲ + ۰ \times ۱۶ + ۱ \times ۸ + ۰ \times ۴ + ۱ \times ۲ + ۰ \times ۱ =$$
$$۶۴ + ۰ + ۰ + ۸ + ۰ + ۲ + ۰ = ۷۴$$
$$\Longrightarrow (۱۰۰۱۰۱۰)_۲ = ۷۴$$

مثال

عدد باینری ۱۰۰۱۱۱۱۰ را به مبنای ده ببرید.

$(۱۰۰۱۱۱۱۰)_{۲} = ۱×۲۱۸+۰×۶۴+۰×۳۲+۱×۱۶+۱×۸+۱×۴+۱×۲+۰×۱$

$=۱۲۸ + ۱۶+۸ + ۴ + ۲ = ۱۵۸$

$(۱۰۰۱۱۱۱۰)_{۲} = ۱۵۸$

تمرین کلاسی

$(۰۱۱۰۱۱۱۰۱)_{۲}$ را به مبنای ده‌دهی عدد (دسی‌مال) تبدیل کنید.

تمرین کلاسی

اعداد باینری زیر را به مبنای اعشاری (دسی‌مال) ببرید.

الف) $(۱۰۱۱۱۰۰۱)_{۲}$ ب) $(۱۰۰۰۰۰۱)_{۲}$

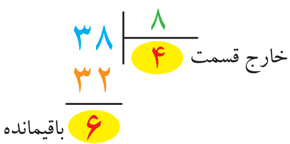
تبدیل مبنای ۲ به ۸: برای این که اعداد را از مبنای باینری به مبنای اکتال (هش‌تایی) تبدیل کنیم، ابتدا باید عدد باینری را به مبنای دسی‌مال برده و سپس با تقسیم‌های متوالی بر ۸ به مبنای اکتال تبدیل کنیم. به‌طور مثال برای تبدیل عدد باینری ۱۰۰۱۱۰ به مبنای اکتال به روش زیر عمل می‌کنیم.

مرحله اول تبدیل به مبنای دسی‌مال:

$۱۰۰۱۱۰ = ۱ × ۳۲ + ۰ × ۱۶ + ۰ × ۸ + ۱ × ۴ + ۱ × ۲ + ۰ × ۱ =$

$۳۲ + ۴ + ۲ = ۳۸$

مرحله دوم تبدیل عدد اعشاری به مبنای اکتال:



تقسیم‌های متوالی را تا جایی ادامه می‌دهیم که خارج قسمت کوچک‌تر یا مساوی ۷ شود. از سمت چپ ابتدا آخرین خارج قسمت را نوشته سپس باقی‌مانده را به ترتیب تا اولین باقی‌مانده می‌نویسیم.

$(۳۸)_{۱۰} = (۴۶)_{۸} = (۴۶)_{o}$

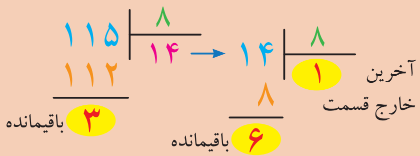
مثال

عدد $(۱۱۱۰۰۱۱)_۲$ را به مبنای هشت‌تایی ببرید.

$$(۱۱۱۰۰۱۱)_۲ = ۱ \times ۲^۶ + ۱ \times ۲^۵ + ۱ \times ۲^۴ + ۰ \times ۲^۳ + ۰ \times ۲^۲ + ۱ \times ۲^۱ + ۱ \times ۲^۰ =$$

$$۱ \times ۶۴ + ۱ \times ۳۲ + ۱ \times ۱۶ + ۰ \times ۸ + ۰ \times ۴ + ۱ \times ۲ + ۱ \times ۱ =$$

$$۶۴ + ۳۲ + ۱۶ + ۲ + ۱ = ۱۱۵$$



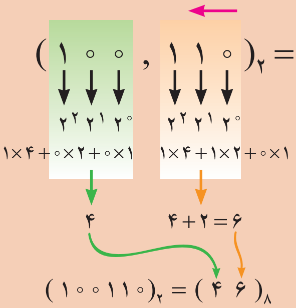
$$۱۱۵ = (۱۶۳)_۸ = (۱۱۱۰۰۱۱)_۲$$

تمرین کلاسی

اعداد باینری زیر را به مبنای اکتال تبدیل کنید.

الف) $(۱۱۰۱۱۱۰۰۱)_۲$ ب) $(۱۰۰۰۰۱)_۲$

روش ساده‌تری نیز برای این تبدیل وجود دارد که سرعت کار را بالاتر می‌برد. می‌توان عدد باینری را از سمت راست سه بیت سه بیت جدا کنیم و معادل هر قسمت آن را به‌صورت اکتال بنویسیم، به‌طور مثال:



۱) از سمت راست سه بیت سه بیت جدا می‌کنیم.

۲) معادل اکتال هر سه بیت را می‌نویسیم.

۳) عدد به‌دست آمده در مبنای اکتال است.

تمرین کلاسی

اعداد باینری زیر را از روش ساده‌تر به مبنای اکتال ببرید.

الف) $(۱۱۰۱۱۱۰۰۱)_۲$ ب) $(۱۰۰۰۰۱)_۲$

مثال

عدد $(10011011)_2$ را به مبنای اکتال ببرید (از روش ساده و سریع).

$$(\underbrace{1\ 0}_{\substack{1\times2+0\times1\\=2}}\ ,\ \underbrace{0\ 1\ 1}_{\substack{0\times4+1\times2+1\times1\\=2+1=3}}\ ,\ \underbrace{0\ 1\ 1}_{\substack{0\times4+1\times2+1\times1\\=2+1=3}})_2=(?)_8$$

$$(2\ 3\ 3)_8$$

مثال

عدد $(1000111)_2$ را به مبنای اکتال از روش ساده و سریع ببرید.

$$(\underbrace{1}_{\substack{1\times1\\=1}}\ ,\ \underbrace{0\ 0\ 0}_{\substack{0\times4+0\times2+0\times1\\=0}}\ ,\ \underbrace{1\ 1\ 1}_{\substack{1\times4+1\times2+1\times1\\=4+2+1=7}})_2=(?)_8$$

$$(1\ 0\ 7)_8$$

نکته

وقتی سه بیت سه بیت از سمت راست جدا می‌کنیم، ممکن است در دستهٔ سمت چپ یک یا دو بیت بماند که درنتیجه فقط همان یک یا دو بیت را برای تبدیل درنظر می‌گیریم.

تمرین کلاسی

اعداد باینری زیر را از روش سریع‌تر و ساده‌تر به مبنای اکتال تبدیل کنید.

الف) $(100111111)_2$ ب) $(11000101)_2$ ج) $(1001110)_2$

همان‌طور که ملاحظه کردید در این جداسازی سه بیتی اگر هر سه بیت یک باشد، بزرگ‌ترین رقم عدد ۷ در سیستم اکتال می‌شود که خود بزرگ‌ترین رقم در سیستم اکتال است.

تمرین کلاسی

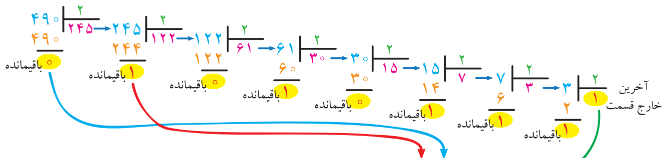
عدد $(1001101110)_2$ را از هر دو روش به سیستم اکتال تبدیل کنید. پاسخ‌ها را با هم مقایسه کنید.

تبدیل مبنای ۸ به۲: برای تبدیل اعداد در مبنای اکتال به مبنای دودویی، ابتدا باید عدد در سیستم اکتال را به سیستم دسی‌مال (اعشاری) برده، سپس با

تقسیم‌های متوالی بر ۲ به مبنای دودویی تبدیل کنیم.
به‌طور مثال برای تبدیل عدد $(۷۵۲)_{۸}$ به مبنای دودویی به روش زیر عمل می‌کنیم.
مرحلهٔ اول تبدیل به مبنای دسی‌مال:

$$(۷۵۲)_{۸} = ۷ \times ۸^{۲} + ۵ \times ۸^{۱} + ۲ \times ۸^{۰}$$
$$= ۷ \times ۶۴ + ۵ \times ۸ + ۲ \times ۱$$
$$= ۴۴۸ + ۴۰ + ۲ = ۴۹۰$$
$$(۷۵۲)_{۸} = (۴۹۰)_{۱۰}$$

مرحلهٔ دوم تبدیل عدد اعشاری به دست آمده به مبنای باینری:

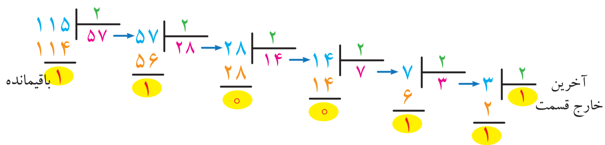


$$(۴۹۰)_{۱۰} = (۱۱۱۱۰۱۰۱۰)_{۲}$$

مثال

عدد اکتال ۱۶۳ را به مبنای باینری تبدیل کنید.

$$(۱۶۳)_{۸} = ۱ \times ۸^{۲} + ۶ \times ۸^{۱} + ۳ \times ۸^{۰}$$
$$= ۱ \times ۶۴ + ۶ \times ۸ + ۳ \times ۱$$
$$= ۶۴ + ۴۸ + ۳ = (۱۱۵)_{۱۰}$$



$$(۱۱۱۰۰۱۱)_{۲} = (۱۱۵)_{۱۰} = (۱۶۳)_{۸}$$

تمرین کلاسی

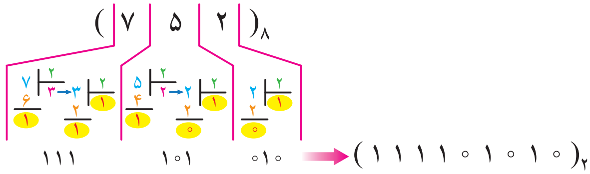
اعداد اکتال زیر را به مبنای باینری تبدیل کنید.

الف) $(۴۳۱)_{۸}$ ب) $(۵۰)_{۸}$ پ) $(۷۲۶)_{۸}$

از روش ساده‌تر و سریع‌تری نیز برای این تبدیل می‌توان استفاده کرد، به این ترتیب که هر رقم در مبنای اکتال را به یک عدد سه بیتی در مبنای باینری تبدیل می‌کنیم. برای این کار می‌توان از روش تقسیم‌های متوالی استفاده کرد و با

تمرین زیاد به راحتی می‌توانید معادل باینری هر عدد را بدون استفاده از محاسبات به‌دست آورید.

به‌طور مثال برای تبدیل عدد (۷۵۲) به مبنای ۲ از مراحل زیر استفاده می‌کنیم.

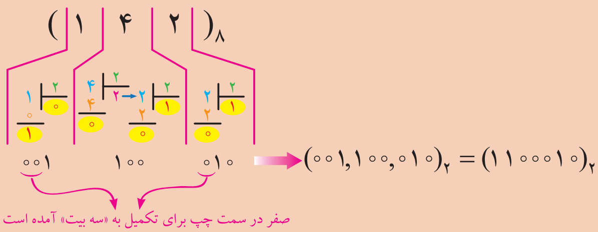


نکته

اگر در مراحل تقسیم‌های متوالی برای هر رقم، حاصل کمتر از سه بیت شد برای تکمیل آن به سه بیت، باید در سمت چپ بیت‌ها، رقم صفر را قرار دهید.

مثال

عدد $(۱۴۲)_۸$ را از روش سریع‌تر به مبنای دودویی، تبدیل کنید.



تمرین کلاسی

اعداد در مبنای اکتال زیر را از روش ساده‌تر به مبنای باینری ببرید.

الف) $(۵۴۲)_۸$ ب) $(۲۶۷)_۸$ پ) $(۱۳۰)_۸$

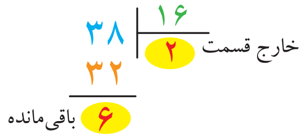
تبدیل مبنای ۲ به ۱۶: به همان روشی که در تبدیل مبنای ۲ به ۸ آموختید، ابتدا باید عدد در مبنای باینری را به سیستم ده‌دهی تبدیل کرد، سپس با تقسیم‌های متوالی بر ۱۶به مبنای هگزادسی‌مال (شانزده تایی) تبدیل کنیم.

به‌طور مثال برای تبدیل عدد باینری ۱۰۰۱۱۰ به مبنای هگزادسی‌مال به روش زیر عمل می‌کنیم.

مرحلهٔ اول تبدیل مبنای دسی‌مال

$$۱۰۰۱۱۰ = ۱ \times ۳۲ + ۰ \times ۱۶ + ۰ \times ۸ + ۱ \times ۴ + ۱ \times ۲ + ۰ \times ۱ = ۲ + ۴ + ۳۲ = ۳۸$$

مرحلهٔ دوم تبدیل به مبنای هگزادسی‌مال



تقسیم‌های متوالی را تا جایی ادامه می‌دهیم که خارج قسمت کوچک‌تر یا مساوی ۱۵ شود. در خارج قسمت یا باقی‌مانده اگر عدد به دست آمده از ۹ بزرگ‌تر باشد باید طبق آنچه در مبنای هگزادسی‌مال آموختیم از حروف A، B،..... و F استفاده کنیم.
در خاتمه از سمت چپ ابتدا آخرین خارج قسمت را نوشته، سپس باقی‌مانده‌ها را به ترتیب تا اولین باقی‌مانده در جلوی آن می‌نویسیم.

$$(۳۸)_{۱۰}=(۲۶)_{۱۶}=(۲۶)_{HEX}=(۲۶)_{H}$$

می دانیم که مبنای هگزادسی‌مال را با HEX یا H نمایش می‌دهند.

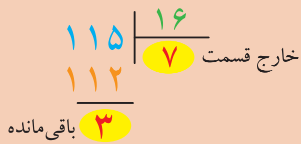
مثال

عدد $(۱۱۱۰۰۱۱)_{۲}$ را به مبنای شانزده‌تایی ببرید.

$$(۱۱۱۰۰۱۱) = ۱ \times ۶۴ + ۱ \times ۳۲ + ۱ \times ۱۶ + ۰ \times ۸ + ۰ \times ۴ + ۱ \times ۲ + ۱ \times ۱ = ۱۱۵$$

مثال

$$(۱۱۵)_{۱۰}=(۷۳)_{۱۶}=(۱۱۱۰۰۱۱)_{۲}$$



تمرین کلاسی

اعداد باینری زیر را به مبنای شانزده‌تایی تبدیل کنید.
الف) $(۱۱۰۰۱۱۰۱)_{۲}$ ب) $(۱۰۱۰۱۱۰)_{۲}$

روش ساده‌تری نیز برای این تبدیل وجود دارد که سرعت کار را بالاتر می‌برد. می‌توان عدد باینری را از سمت راست چهار بیت، چهار بیت جدا کنیم و معادل هر قسمت آن را به‌صورت شانزده‌تایی بنویسیم.

به‌طور مثال:

(۱ ۱ ۰ ۱   ۱ ۱ ۰ ۰   ۰ ۱ ۰ ۱)۲

۸+۴+۰+۱ = ۱۳ → D   ۸+۴+۰+۰ = ۱۲ → C   ۰+۴+۰+۱ = ۵ → ۵

→ (D C ۵)۱۶

۱ از سمت راست چهار بیت چهار بیت جدا می‌کنیم.
۲ معادل هگزادسی‌مال هر چهار بیت را می‌نویسیم.
۳ عدد به دست آمده در مبنای هگزادسی‌مال است.

تمرین کلاسی

اعداد باینری زیر را از روش ساده‌تر به مبنای اکتال ببرید.

الف) (۱۱۰۱۱۰۰۱)۲   ب) (۱۱۰۰۰۰۰)۲

مثال

عدد (۱۱۰۰۱۰۱)۲ را به مبنای هگزادسی‌مال ببرید، (از روش ساده و سریع).

(۱ ۱ ۰   ۰ ۱ ۰ ۱)۲ = (?)۱۶

۶   ۵

(۶ ۵)۱۶

مثال

عدد (۱۱۱۱۱۱)۲ را به مبنای هگزادسی‌مال ببرید، (از روش ساده و سریع).

(۱ ۱   ۱ ۱ ۱ ۱)۲ = (?)۱۶

۳   ۱۵

(۳ F)۱۶

نکته

وقتی چهار بیت، چهار بیت از سمت راست جدا می‌کنیم، ممکن است در دستهٔ سمت چپ یک یا دو بیت را برای تبدیل در نظر می‌گیریم.

تمرین کلاسی

اعداد باینری زیر را از روش سریع‌تر و ساده‌تر به مبنای هگزادسی‌مال تبدیل کنید.

الف) $(۱۱۰۰۱۱۱)_۲$ ب) $(۱۱۰۱۰۱۰۰۰۱)_۲$ پ) $(۱۱۰۱۰۰۰۰۱۱)_۲$

همان‌طورکه ملاحظه کردید در این جداسازی چهار بیتی اگر هر چهار بیت یک باشد، بزرگ‌ترین رقم عدد ۵۱ در سیستم هگزادسی‌مال می‌شود که خود بزرگ‌ترین رقم در سیستم هگزادسی‌مال است که به‌صورت F می‌نویسیم.

تمرین کلاسی

عدد $(۱۱۰۰۱۱۱۱)_۲$ را از هر روش به سیستم هگزادسی‌مال تبدیل کنید. پاسخ‌ها را باهم مقایسه کنید.

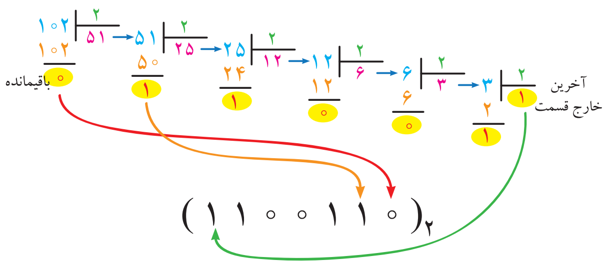
تبدیل مبنای ۱۶ به ۲: برای تبدیل اعداد در مبنای شانزده‌تایی به مبنای دودویی، ابتدا باید عدد در سیستم شانزده‌تایی را به سیستم ده دهی برده، به مبنای دودویی به ۲ سپس با تقسیم‌های متوالی بر روش زیر عمل می‌کنیم.

مرحلهٔ اول تبدیل مبنای دسی‌مال:

$$(۶۶) = ۶ \times ۱۶^{۱} + ۶ \times ۱۶^{۰}$$

$$= ۶۹ + ۶ \times ۱ = ۱۰۲$$

$$(۶۶)_{۱۰} = (۱۰۲)_{۱۰}$$



$$(۶۶)_{۱۶} = (۱۰۲)_{۱۰} = (۱۱۰۰۱۱۰)_۲$$

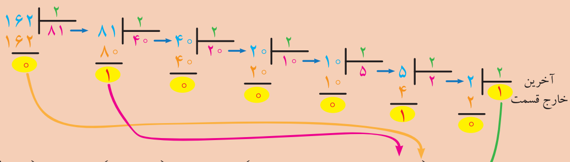
مثال

عدد هگزادسی‌مال (A۲) را به مبنای باینری تبدیل کنید.

$(A۲) = A \times ۱۶^{۱} + ۲ \times ۱۶^{۰}$

$= (۱۰) \times ۱۶ + ۲ \times ۱ = ۱۶۰ + ۲$

$(A۲)_{H} = (۱۶۲)_{۱۰}$



$(A۲)_{H} = (۱۶۲)_{F۱۰} = (۱۰۱۰۰۰۱)_{۲}$

$(A۲)_{H} = (۱۶۲)_{F۱۰} = (۱۰۱۰۰۰۱)_{۲}$

تمرین کلاسی

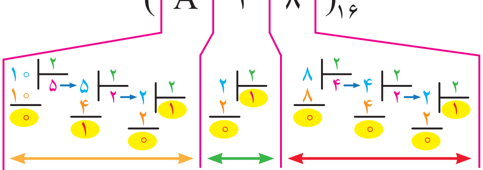
اعداد هگزادسی‌مال را به مبنای باینری تبدیل کنید.

الف) $(۱۴۲)_{۱۶}$ ب) $(DE)_{۱۶}$

از روش ساده‌تر و سریع‌تر نیز برای این تبدیل می‌توان استفاده کرد، به این ترتیب که هر رقم درمبنای هگزادسی‌مال را به یک عدد چهار بیتی در مبنای باینری تبدیل می‌کنیم. برای این کار می‌توان از روش تقسیم‌های متوالی استفاده کرد. با تمرین فراوان، به راحتی می‌توانید معادل باینری هر عدد را بدون استفاده از محاسبات به‌دست آورید.

به‌طور مثال برای تبدیل عدد (A۲۸) به مبنای ۲ از مراحل زیر استفاده می‌کنیم.

$(A\,۲\,۸)_{۱۶}$



$(۱۰۱۰)_{۲}$ $(۰۰۱۰)_{۲}$ $(۱۰۰۰)_{۲}$

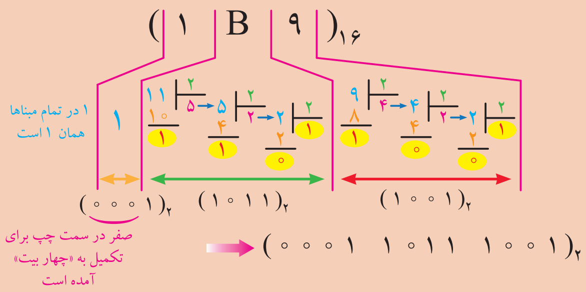
$\rightarrow (۱۰۱۰۰۰۱۰۱۰۰۰)_{۲}$

نکته

اگر در مراحل تقسیم‌های متوالی برای هر رقم، حاصل کمتر از چهار بیت شد، برای تکمیل آن به چهار بیت، باید در سمت چپ بیت‌ها رقم صفر را قرار دهید.

مثال

عدد $(1B9)$ را از روش سریع‌تر به مبنای دودویی تبدیل کنید.



تمرین کلاسی

اعداد در مبنای هگزادسی‌مال زیر را از روش ساده‌تر به مبنای باینری ببرید.

الف) $(AF)_{16}$ ب) $(21E)_{16}$ پ) $(D8)_{16}$

دانش‌افزایی

جمع باینری

کلیهٔ اعمال ریاضی بر روی تمامی سیستم‌های اعداد، مشابه اعمال ریاضی بر روی اعداد اعشاری است که ما کار داریم. همواره با آنها سر و در این جا فقط به بررسی عمل جمع و در ادامه به عمل تفریق بر روی اعداد باینری می‌پردازیم.

جمع در سیستم باینری: جمع در این سیستم، شبیه به جمع در سیستم اعشاری است. در سیستم اعشاری، هرگاه جمع دو رقم از ده بیشتر می‌شود، یک واحد به رقم بعد آن اضافه می‌کنیم که به آن ده بر یک می‌گوییم. در سیستم باینری، هرگاه جمع دو رقم دو شود (حالت ۱+۱)، ایجاد دو بر یک می‌کند و باید عدد یک را به رقم بعدی اضافه کرد. می‌دانیم که:

۰ + ۰	۱ + ۰	۰ + ۱	(۱) ۱ + ۱
۰	۱	۱	۱۰

۱۰=۱+۱ یا

رقم اول نوشته می‌شود دو بر یک

یک (۱) به ستون بعدی منتقل می‌شود.

مثال

$$
\begin{array}{cccccccccc}
 & & & 1 & 1 & 1 & 1 & 1 & & \\
 & 1 & 0 & 1 & 1 & 1 & 0 & 1 & 1 \\
+ & 0 & 0 & 1 & 1 & 1 & 1 & 1 & 0 \\
\hline
 & 1 & 1 & 1 & 1 & 1 & 0 & 0 & 1 \\
 & & & 1 & 1 & 1 & 1 & 1 & &
\end{array}
$$

$$(10111011)_2 + (111110)_2 = (11111001)_2$$

تمرین کلاسی

دو عدد باینری زیر را با هم جمع کنید.

$$(1001101)_2 = (1100111)_2 = (?)_2$$

دانش‌افزایی

دروازه‌های منطقی

دروازه‌های منطقی پایه و ترکیبی به‌صورت مدارهای الکترونیکی یک پارچه یا با استفاده از رله‌ها، کلیدها و... ساخته می‌شوند.

از مزایای دروازه‌های ترکیبی این است که در آنها به جای دو یا چند دروازهٔ منطقی پایه فقط از یک دروازه استفاده می‌شود.

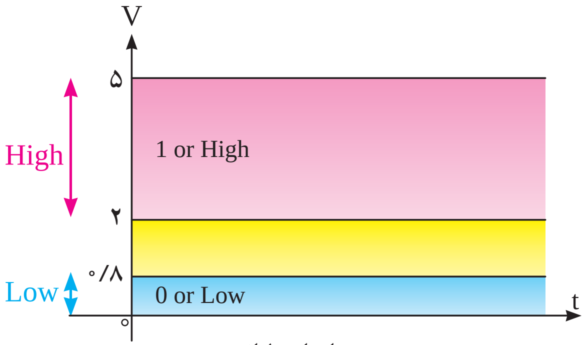
ترازهای ولتاژ(Voltage levels): مدارهای منطقی مدارهایی هستند که می‌توانند دو نوع ولتاژ زیر را از یکدیگر تشخیص دهند:

الف) ولتاژ بالا (High)

ب) ولتاژ پایین (Low)

معمولاً مقدار واقعی ولتاژ چندان مهم نیست و در یک محدودهٔ مشخصی از ولتاژ ممکن است این دو حالت اتفاق بیفتد بنابراین، این ولتاژها فقط به‌صورت بالا (High) یا پایین (Low) و یا به اختصار H و L بیان می‌شوند ولتاژهای H و L را ترازهای ولتاژ (Voltage Levels) نیز می‌گویند.

به عنوان مثال ممکن است ولتاژ بالا را بین ۲ ولت تا ۵ ولت و ولتاژ پایین را بین صفر ولت تا ۰/۸ ولت در نظر بگیرند. مقدار ولتاژها را در این دو فاصله با دو حرف H و L که مخفف High و Low است می‌شناسند.



ترازهای ولتاژ

معمولاً به جای استفاده از حروف H و L اکثراً از نمادهای ۱ و ۰ برای توصیف حالت ورودی‌ها و خروجی‌های مدارهای منطقی استفاده می‌کنند. ورودی‌ها و خروجی‌ها با دو حالت زیر تعریف می‌شوند.

الف) منطق مثبت (Positive logic)

ب) منطق منفی (Negative logic)

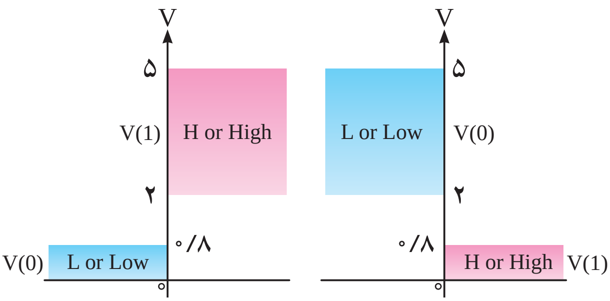
در منطق مثبت عدد «۱» نشان‌دهندهٔ ولتاژ بالا (H) و صفر نشان‌دهندهٔ ولتاژ پایین (L) است.

در منطق منفی عدد «۱» نشان‌دهندهٔ ولتاژ پایین(L) و صفر نشان‌دهندهٔ ولتاژ بالا (H) است.

تقریباً به‌صورت قراردادی، حرف L را در منطق مثبت به کمترین مقدار مثبت و حرف H را به بیشترین مقدار مثبت اختصاص می‌دهند.در منطق منفی حرف L را به بیشترین و حرف H را به کمترین مقدار ولتاژ نسبت می‌دهند.

به عنوان مثال در منطق مثبت ولتاژ ۰/۸ ولت L و ولتاژ ۵ ولت H است در صورتی‌که منطق منفی ولتاژ ۰/۸ ولت H و ولتاژ ۵ ولت L است.

شکل زیر ترازهای ولتاژ منطبق مثبت و منفی را نشان می‌دهد.



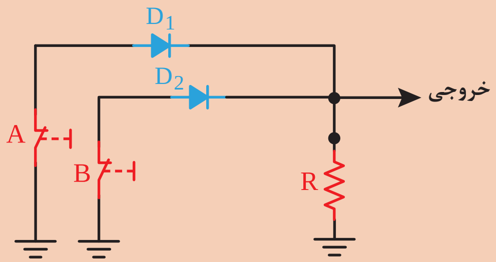
تراز ولتاژ منطق مثبت   تراز ولتاژ منطق منفی

ترازهای مثبت و منفی

دروازه‌های منطقی پایه: دروازه‌های منطقی پایه یا گیت‌ها (gates) مدارهایی هستند که تعداد یک یا بیشتر از یک ورودی و یک خروجی دارند.
اگر سیگنال‌های ورودی در یک ترکیب مشخص در ورودی‌ها ایجاد شود، نتیجه را با توجه به شرایط ورودی و نوع گیت استفاده شده به خارج هدایت می‌کنند.
گیت‌هایی که در این قسمت مورد بررسی قرار می‌دهیم دارای دو ورودی هستند ولی می‌توان آنها را برای مدارهایی با بیشتر از دو ورودی نیز تعمیم داد.

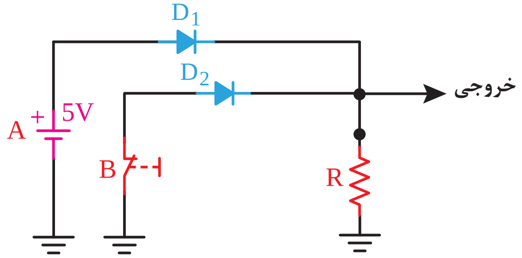
پاسخ فعالیت کارگاهی

گیت OR (یا): ساختمان مدار گیت OR با دو ورودی را با استفاده از دیود ایدئال در شکل مشاهده می‌کنیم.



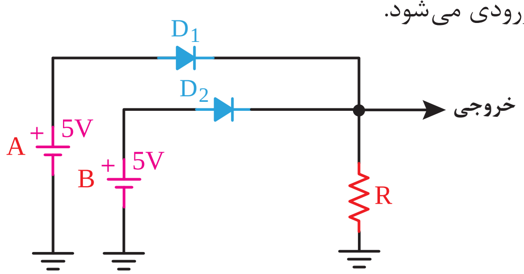
ساختمان دیودی گیت OR در حالت قطع D_1 و D_2

در مدار شکل بالا که با استفاده از دو دیود ساخته شده است، اگر به هر دو ورودی A و B ولتاژ L را اعمال کنیم، دیودها به حالت قطع می‌روند و خروجی مدار درحالت L قرار می‌گیرد.
در شکل زیر به ورودی A ولتاژ H و به ورودی B ولتاژ L را اعمال می‌کنیم، دیود D_1 هدایت می‌کند و دیود D_2 در حالت قطع قرار می‌گیرد. خروجی مدار در حالت H قرار می‌گیرد. چون در این حالت دیود D_1 مانند یک کلید بسته عمل می‌کند و ولتاژ خروجی تقریباً برابر با ولتاژ ورودی می‌شود.



ساختمان دیودی گیت OR در حالت هدایت دیود D_1

به همین ترتیب اگر به ورودی B ولتاژ H و به ورودی A ولتاژ L را اعمال کنیم، دیود $D_۲$ هدایت می‌کند و دیود $D_۱$ حالت قطع می‌رود. خروجی مدار در حالت H قرار می‌گیرد و ولتاژ خروجی تقریباً برابر با ولتاژ ورودی می‌شود.
اگر به هر دو ورودی A و B ولتاژ H را اعمال کنیم، هر دو دیود $D_۱$ و $D_۲$ هدایت می‌کنند و مانند کلید بسته عمل خواهند کرد در این حالت ولتاژ خروجی تقریباً برابر ولتاژ ورودی می‌شود.



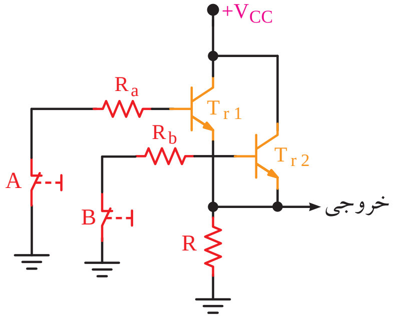
ساختمان دیودی گیت OR در حالت $D_۱$ و $D_۲$

جدول زیر وضعیت دیودها را در حالت‌های مختلف نشان می‌دهد.

AB	$D_۱$	$D_۲$	$V_۰$
LL	قطع	قطع	L
LH	قطع	هدایت	H
HL	هدایت	قطع	H
HH	هدایت	هدایت	H

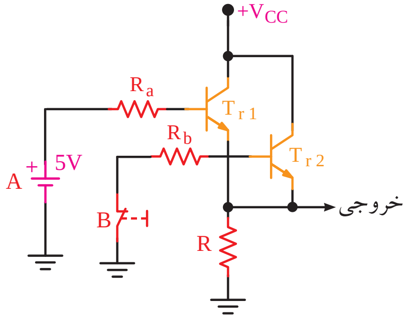
وضعیت دیودها در گیت OR

ساختمان مدار یک گیت OR با دو ورودی را با استفاده از ترانزیستور زیر مشاهده می‌کنید.
در این مدار امیترها و کلکتورهای ترانزیستورها به هم وصل شده‌اند و خروجی مدار نیز از امیتر مشترک دو ترانزیستور گرفته شده است.
اگر به هر دو ورودی A و B ولتاژ L اعمال شود هیچ یک از ترانزیستورها هدایت نمی‌کند و ولتاژ خروجی در حالت L قرار می‌گیرد.



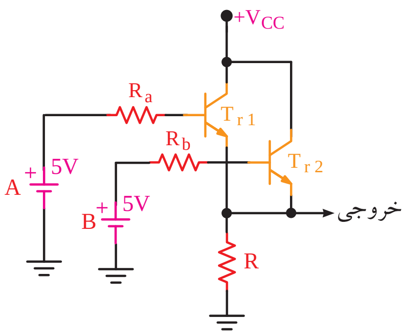
ساختمان ترانزیستوری گیت OR در حالت قطع هر دو ترانزیستور

اگر به یکی از ورودی‌های A یا B ولتاژ H اعمال کنیم، ترانزیستور مربوطه هدایت می‌کند و جریان از طریق همان ترانزیستور به مقاومت R می‌رسد، در نتیجه ولتاژ خروجی تقریباً برابر با ولتاژ داده شده به ورودی می‌شود.



ساختمان ترانزیستور گیت OR در حالت وصل ترانزیستور Tr_1 و قطع ترانزیستور Tr_2

اگر به یکی از ورودی A یا B ولتاژ H بدهیم، مدار مانند حالت قبل عمل می‌کند و ولتاژ خروجی تقریباً برابر با ولتاژ داده شده به ورودی‌ها خواهد شد.



ساختمان ترانزیستور گیت OR در حالت هدایت هر دو ترانزیستور

جدول زیر وضعیت ترانزیستورها را در حالت‌های مختلف ورودی‌ها نشان می‌دهد.

وضعیت ترانزیستورها در حالت‌های مختلف ورودی

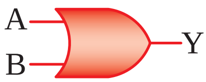
AB	Tv_1	Tv_2	V_0
LL	قطع	قطع	L
LH	قطع	وصل	H
HL	وصل	قطع	H
HH	وصل	وصل	H

برای هر گیت می‌توان جدول صحت یا جدول درستی تعریف کرد و مقادیر ورودی و خروجی را بر اساس صفر و یک منطقی در آن نشان داد.جدول زیر صحت گیت OR را نشان می‌دهد.

جدول صحت گیت OR

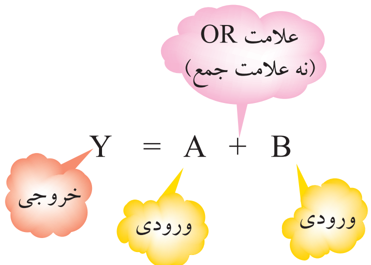
ورودی‌ها AB	خروجی Y
۰ ۰	۰
۰ ۱	۱
۱ ۰	۱
۱ ۱	۱

همان‌طورکه از جدول درستی گیت OR پیداست، خروجی دروازهٔ منطقی OR زمانی در وضعیت یک منطقی قرار می‌گیرد که دست کم یکی از ورودی‌های آن را در وضعیت یک منطقی باشد. گیت OR را با نماد زیر نشان می‌دهند.



نماد دروازه منطقی OR

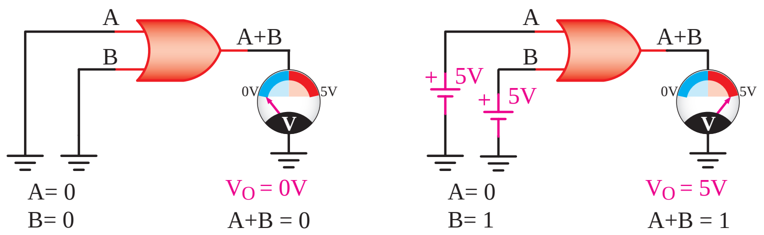
برای اینکه نشان دهیم متغیر A و متغیر B با یکدیگر OR شده‌اند، از رابطه زیر استفاده می‌کنیم:



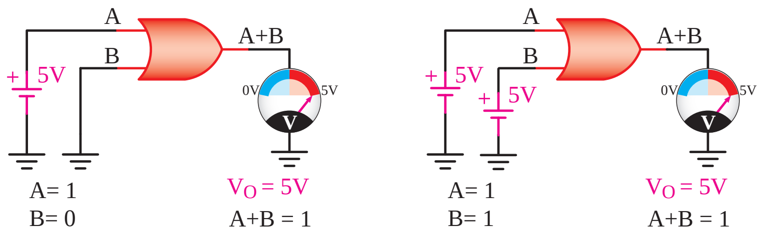
$$Y = A + B$$

حاصل A+B (A OR B) یا Y (خروجی دروازهٔ OR) زمانی یک است که A یا B یا هر دو در وضعیت یک منطقی قرار گیرند. چنانچه خروجی صفر باشد A و B هردو در وضعیت صفر منطقی هستند.

شکل زیر حالات مختلف عملکرد دروازهٔ OR را با استفاده از نمادهای آن نشان می‌دهد.



ورودی A صفر،ورودی B یک، خروجی یک — **هردو ورودی صفر خروجی صفر**



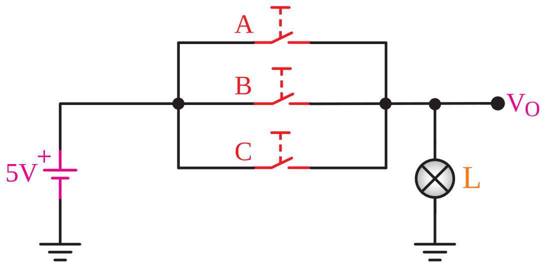
هردو ورودی یک خروجی یک — **ورودی A یک،ورودی B صفر، خروجی یک**

شکل عملکرد دروازه‌های OR با توجه به حالت‌های مختلف ورودی

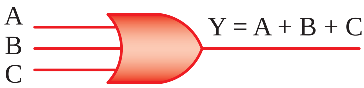
کلیدهای فشاری nc (normally closed) درحالت عادی بسته و no (normally open) در حالت عادی باز، از جمله کلیدهایی هستند که در مدار معادل کلیدی گیت‌های منطقی استفاده دارند.
شکل زیر شکل این کلیدها را نشان می‌دهد.

نماد کلیدهای no و nc

یک دروازهٔ OR می‌تواند بیش از دو ورودی داشته باشد؛ برای مثال در شکل زیر یک دروازه با سه ورودی، همراه با مدار معادل کلیدی آن نشان داده شده است:



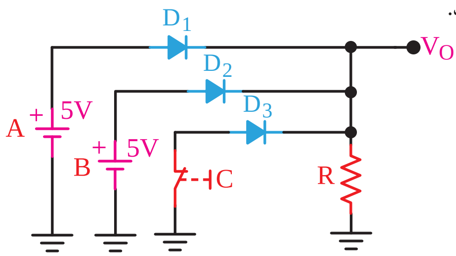
الف) مدار معادل کلیدی دروازه OR با سه ورودی



ب) نماد دروازه OR با سه ورودی

شکل مدار معادل کلید دروازه OR با سه ورودی و نماد آن

مدار دیودی گیت OR با سه ورودی را در شکل زیر مشاهده می‌کنید. دراین شکل دیودهای D_1 و D_2 در حالت هدایت و دیود D_3 در حالت قطع است، خروجی در وضعیت H قرار دارد.



شکل مدار دیودی گیت OR با سه ورودی

سؤالات پیشنهادی

مدار دیودی گیت OR با سه ورودی در حالتی‌که هر سه دیود در وضعیت قطع باشند را رسم کنید. خروجی در این وضعیت چه حالتی دارد؟

سؤالات پیشنهادی

مدار دیودی گیت OR با سه ورودی در حالتی که هر سه دیود در وضعیت وصل باشند را رسم کنید. خروجی در این وضعیت چه حالتی دارد؟

جدول زیر صحت یک دروازهٔ OR با سه ورودی را نشان می‌دهد.

جدول صحت دروازهٔ منطقی OR با سه ورودی

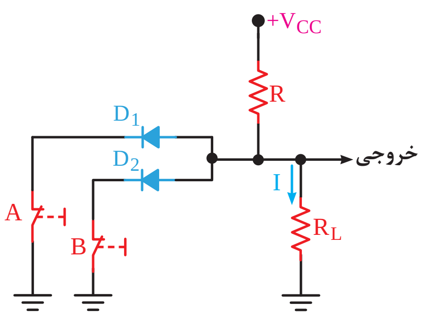
A	B	C	Y
۰	۰	۰	۰
۰	۰	۱	۱
۰	۱	۰	۱
۰	۱	۱	۱
۱	۰	۰	۱
۱	۰	۱	۱
۱	۱	۰	۱
۱	۱	۱	۱

پاسخ فعالیت کارگاهی گیت AND

ساختمان مدار دروازهٔ منطقی AND با دو ورودی را با استفاده از دو دیود می‌توان نشان داد.

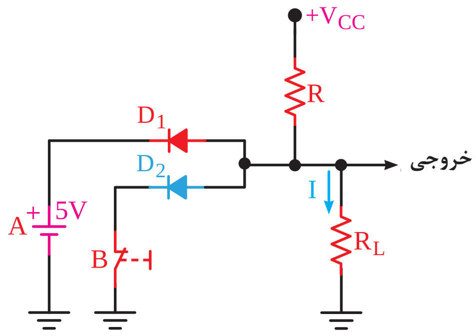
زمانی ولتاژ خروجی بیشترین مقدار(حالت H) را دارد که دیودها قطع باشند. درصورتی‌که دیودها در حالت اتصال کوتاه قرار گیرند (هدایت کنند)، ولتاژ خروجی حداقل (حالت L) می‌شود. چرا؟ شرح دهید.

شکل روبه‌رو دروازه منطقی AND را با دو دیود نشان می‌دهد.



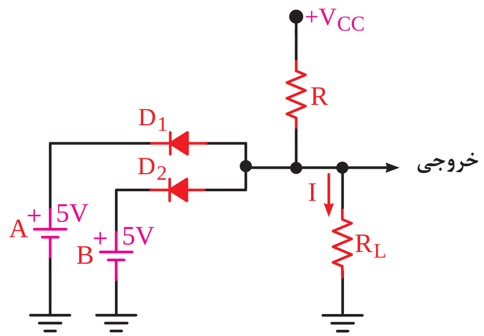
ساختمان دیودی گیت AND در حالت اتصال کوتاه دو دیود D_1 و D_2

در این شکل خروجی در حالت L قرار می‌گیرد و هیچ جریانی از مقاومت R_1 عبور نمی‌کند اگر یکی از دیودها در وضعیت وصل باشد و دیگری در حالت قطع، باز هم خروجی در وضعیت L قرار دارد و جریانی از مقاومت R_L عبور نمی‌کند.
شکل زیرگیت AND در حالتی که D_2 هدایت و D_1 قطع است را نشان می‌دهد.



گیت دیودی AND درحالت اتصال کوتاه D_2 و قطع D_1

اگر هر دو دیود D_2 و D_1 در حالت قطع باشند، یعنی ورودی‌های وضعیت H را دارند، در نتیجه خروجی در حالت H قرار می‌گیرد و جریان I از مقاومت R_L عبور می‌کند. شکل زیر این حالت را نشان می‌دهد.



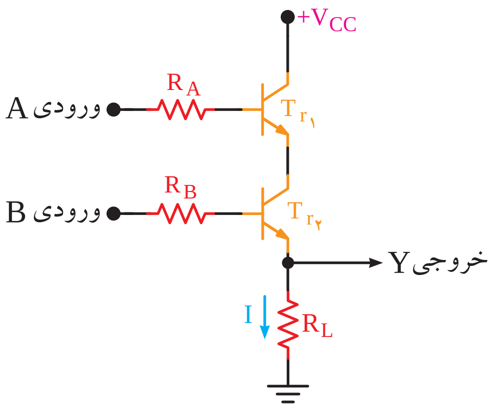
گیت دیودی AND در حالت قطع هر دو دیود

جدول زیر صحت گیت AND درحالت دیودی را نشان می‌دهد.

جدول صحت گیت دیودی AND

AB	D۱	D۲	V۰
LL	هدایت	هدایت	L
LH	هدایت	قطع	L
HL	قطع	هدایت	L
HH	قطع	قطع	H

ساختمان مدار یک گیت AND با دو ورودی را با استفاده از ترانزیستور در شکل زیر مشاهده می‌کنید. در این مدار دو ترانزیستور به‌صورت سری در مسیر ولتاژ $+V_{CC}$ و زمین قرار گرفته است. به علت قرارداشتن ترانزیستورها در وضعیت سری فقط در حالتی که ولتاژ H به هر دو ورودی A و B اعمال کنیم جریان برقرارخواهد شد و در نتیجه مقدار خروجی مدار در حالت H یا ۱ منطقی است. در غیر این حالت ولتاژ خروجی مدار برابر حالت L یا صفر منطقی خواهد بود.



ساختمان ترانزیستوری گیت AND

جهت هنرجویان علاقه مند: ساختمان ترانزیستوری گیت AND درچهار حالت:

ورودی A=L، ورودی B=L

ورودی A=L، ورودی B=H

ورودی A=H، ورودی B=L

ورودی A=H، ورودی A=H

رسم کنید و به کلاس ارائه نماید و طرز کار هر ترانزیستور رادر تمام حالت‌ها شرح دهید.

جدول زیر صحت گیت ترانزیستوری AND را نشان می‌دهد.

جدول صحت گیت ترانزیستوری AND

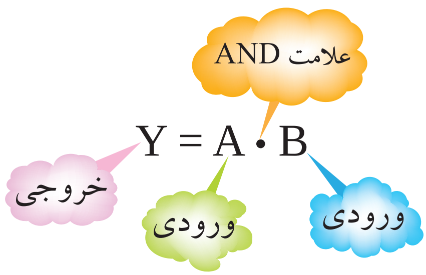
ورودی A	ورودی B	Tr_1	Tr_2	خروجی Y
L	L	قطع	قطع	L
L	H	قطع	وصل	L
H	L	وصل	قطع	L
H	H	وصل	وصل	H

برای گیت AND نیز می‌توان جدول صحت یا جدول درستی را براساس مقادیر صفر و یک منطقی تعریف کرد. جدول زیرجدول صحت گیت AND را مطابق مقادیر منطقی نشان می‌دهد.

جدول صحت گیت AND

B A	Y
۰ ۰	۰
۰ ۱	۰
۱ ۰	۰
۱ ۱	۱

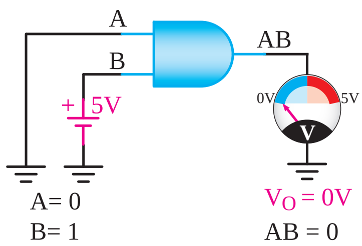
ورودی‌های A و B را متغیرهای ورودی می‌نامیم. همان طورکه ذکر شد، هر متغیر در مدارهای دیجیتالی فقط می‌تواند دو مقدار تعریف شدهٔ صفر و یک را به خود اختصاص دهد. در صورتی که در جبر معمولی این محدودیت وجود ندارد.
برای نشان دادن این موضوع که متغیر A و متغیر B با یکدیگر AND شده‌اند از رابطهٔ زیر استفاده می‌کنیم.



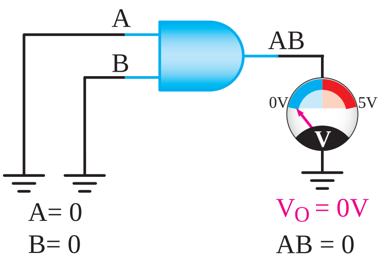
برای ساده‌نویسی می‌توان علامت نقطه بین متغیرها را حذف کرد و رابطه را به‌صورت زیر نوشت:

$$Y = AB$$

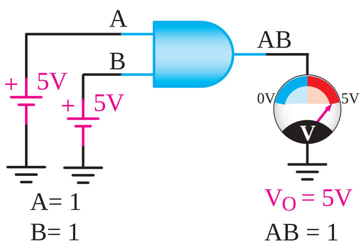
حاصل AB (A AND B) یا Y (خروجی دروازه‌ای AND) زمانی که A وB هر دو یک باشند برابر با یک و چنانچه یکی یا هر دو ورودی صفر باشند، برابر با صفر است. شکل زیر عملکرد دروازهٔ AND را در حالات مختلف نشان می‌دهد.



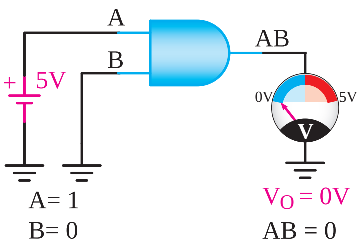
ورودی A صفر،ورودی B یک،خروجی صفر



هر دو ورودی صفر، خروجی صفر



هر دو ورودی یک،خروجی یک

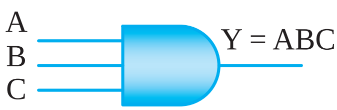


ورودی A یک،ورودی B صفر،خروجی صفر

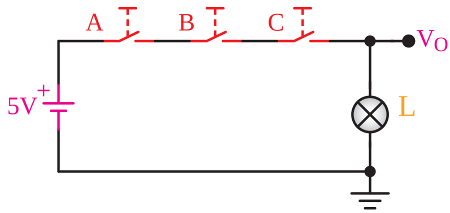
شکل عملکرد دروازهٔ منطقی AND

شکل نماد AND با سه ورودی و مدار معادل کلیدی آن

یک دروازه AND می‌تواند بیش از دو ورودی داشته باشد؛ برای مثال، درشکل زیریک دروازه با سه ورودی، همراه با مدار معادل کلیدی آن نشان داده شده است



الف) نماد دروازهٔ منطقی AND



ب) مدار معادل کلیدی دروازهٔ منطقی AND

جدول صحت مدار گیـت AND با سه ورودی در جدول زیر نشان داده شده است.

جدول صحت مدار گیت AND با سه ورودی

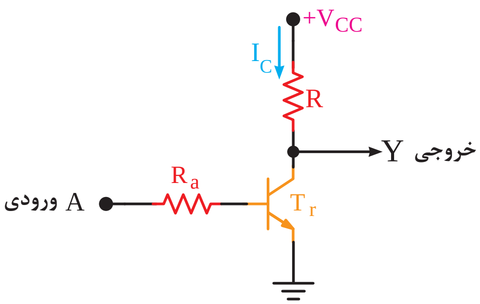
A	B	C	Y
۰	۰	۰	۰
۰	۰	۱	۰
۰	۱	۰	۰
۰	۱	۱	۰
۱	۰	۰	۰
۱	۰	۱	۰
۱	۱	۰	۰
۱	۱	۱	۱

تمرین کلاسی

مدار گیت AND با ۴ ورودی را ترسیم وتحلیل کنید، جدول صحت آن را بکشید.

پاسخ فعالیت کارگاهی گیت NOT

مدارمعادل گیت NOT منطقی را در فصل اول مشاهده کردید. برای یادآوری مجدداً آن را در شکل زیرنشان می‌دهیم.



ساختمان ترانزیستور گیت NOT

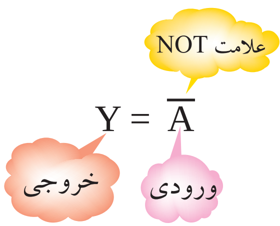
در ترانزیستور فوق اگر ولتاژ ورودی صفر باشد، ولتاژ بیس صفر می‌شود و ترانزیستور در حالت قطع قرار می‌گیرد. در این حالت به علت صفر شدن جریانی I_C از مقاومت R عبور نمی‌کند و ولتاژ روی کلکتور ترانزیستورنسبت به زمین برابر با V_{CC} می‌شود یعنی خروجی مدار در حالت H قرار می‌گیرد. اکنون اگر ولتاژ H را به ورودی مدار بدهیم، ترانزیستور به حالت اشباع می‌رود و خروجی را در حالت L می‌برد.
جدول زیر جدول صحت یک گیت NOT را نشان می‌دهد

جدول صحت گیت NOT

ورودی	Tr	خروجی Y
L	قطع	H
H	وصل	L

A	Y
۰	۱
۱	۰

همان‌طورکه مشاهده می‌شود، خروجی عکس ورودی است یعنی وقتی ورودی صفر است خروجی برابر با یک و هنگام یکه ورودی یک است خروجی صفر می‌شود.
برای نشان دادن اینکه خروجی برابر با NOT ورودی است، از رابطهٔ زیر استفاده می‌کنیم ورودی است، از رابطهٔ زیر استفاده می‌کنیم.



Ā را به‌صورت «A بار»یا «A، نات» می‌خوانیم

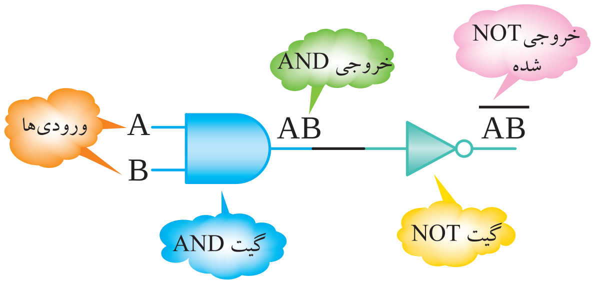
دروازه‌های منطقی ترکیبی

با ترکیب برخی از دروازه‌های اساسی با یکدیگر دروازه‌های منطقی جدیدی ساخته می‌شوند که در ساخت مدارهای الکترونیکی دیجیتالی و کامپیوتری می‌توانند بسیار مفید باشند. دروازه‌های منطقی ترکیبی نیز به‌صورت مدارهای الکترونیکی یکپارچه یا با استفاده از رله‌ها و کلیدها ساخته می‌شوند. از مزایای دروازه‌های

ترکیبی این است که به جای دو یا چند دروازۀ اساسی می‌توانیم فقط از یک دروازه استفاده کنیم.

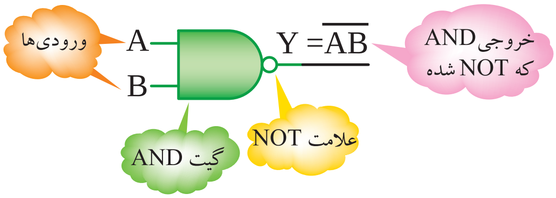
پاسخ فعالیت کارگاهی دروازه منطقی NAND (NOT AND)

دروازه منطقی NAND از ترکیب دروازه AND و NOT به‌وجود می‌آید.به عبارت دیگر، ابتدا ورودی‌های این دو دروازه با یکدیگر AND می‌شود و حاصل آن (که صفر یا یک است) NOT می‌گردد، شکل زیر عملکرد دروازه NAND را نشان می‌دهد،



عملکرد دروازۀ NAND

همان‌طور که در دروازه‌های منطقی دیگر مشاهده کردید نماد انگلیسی نیز برای دروازه‌های منطقی وجود دارد. برای ساده شدن ترسیم دروازه منطقی NAND می‌توانیم به جای شکل قبل از نمادهای شکل زیر استفاده کنیم.



نماد منطقی NAND

جدول زیر جدول صحت دروازۀ منطقی NAND را نشان می‌دهد.

جدول صحت دروازۀ منطقی NAND و AND

A	B	AB	$\overline{AB}$
۰	۰	۰	۱
۰	۱	۰	۱
۱	۰	۰	۱
۱	۱	۱	۰

جدول صحت قبل را می‌توانیم به‌صورت خلاصه‌تر مطابق جدول زیر بنوسیم.

جدول خلاصه شدهٔ دروازهٔ NAND

A	B	Y
۰	۰	۱
۰	۱	۱
۱	۰	۱
۱	۱	۰

همان‌طورکه از جدول پیداست، خروجی دروازهٔ NAND زمانی در وضعیت یک منطقی قرار می‌گیرد که دست کم یکی از ورودی‌های آن در وضعیت صفر منطقی باشد.

دروازهٔ منطقی NAND نیز مانند دروازهٔ منطقی AND می‌تواند بیش از دو ورودی داشته باشد. شکل نماد یک دروازهٔ منطقی NAND با سه ورودی را نشان می‌دهد. جدول صحت دروازهٔ منطقی NAND با سه ورودی به‌صورت جدول زیر است.

جدول صحت گیت NAND با سه ورودی

A	B	AB	$Y\text{-}\overline{ABC}$
۰	۰	۱	۱
۰	۰	۱	۱
۰	۱	۰	۱
۰	۱	۱	۱
۱	۰	۰	۱
۱	۰	۱	۱
۱	۱	۰	۱
۱	۱	۱	۰

نکته

در گیت NAND زمانی خروجی صفر می‌شود که همهٔ ورودی‌ها یک باشند.

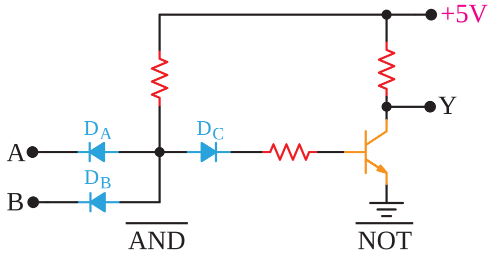
همان‌گونه که ملاحظه می‌کنید، حاصل $\overline{ABC}$ می‌تواند صفر یا یک باشد. این موضوع نشان می‌دهد که ابتدا سه متغیر A، B و C با یکدیگر AND شده‌اند و حاصل آن یعنی خروجی دروازهٔ AND، NOT شده‌اند.

تمرین کلاسی

نماد گیت NAND را با چهار ورودی رسم کنید و جدول صحت آن را تنظیم نمایید.

پاسخ فعالیت کارگاهی دروازهٔ منطقی NAND

دروازه منطقی NAND در بعضی از فناوری‌های ساخت مدارهای مجتمع، از(ICها) دروازهٔ پایه محسوب می‌شود، به‌طوری که سایر دروازه‌های منطقی با استفاده از این نوع دروازهٔ منطقی ساخته می‌شوند. در شکل زیر مدار الکترونیکی یک نمونه دروازهٔ منطقی NAND را مشاهده می کنید.



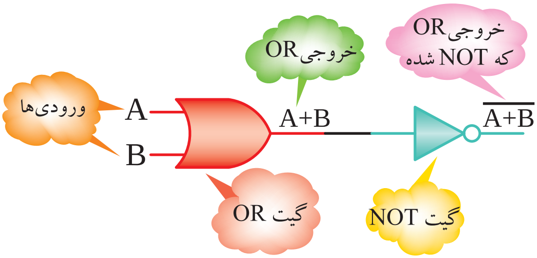
مدار الکترونیکی سادهٔ دروازهٔ منطقی NAND

همان‌طور که در شکل قبل مشاهده می‌کنید مدار الکترونیکی دروازهٔ منطقی NAND ترکیبی از مدار الکترونیکی دروازهٔ منطقی AND و مدارالکترونیکی دروازهٔ منطقی NOT است که با هم عملکرد NAND را به‌وجود می‌آورند. علت قراردادن دیود DC در مدار، جلوگیری از تأثیر ولتاژهای ناخواسته در خروجی است که به آن حاشیه نویز می‌گویند. ساختمان داخلی دروازه‌های منطقی که در الکترونیک و کامپیوتر کاربرد دارند، شامل قطعات و مدارهای الکترونیکی است. در طراحی ساختمان یک دروازهٔ منطقی به منظور افزایش سرعت عملکرد مدار، تا حد امکان از حداقل قطعات استفاده می‌شود.

پاسخ فعالیت کارگاهی دروازهٔ منطقی NOR (NOT OR)

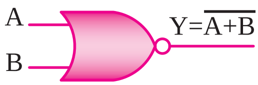
دروازه منطقی NOR از ترکیب دروازه‌های OR و NOT به‌وجود می‌آید. به عبارت دیگر، ابتدا ورودی‌های این دروازهٔ منطقی با یک دیگر OR می‌شوند و حاصل آن (که صفر یا یک است) را NOT می کنند.

در شکل زیر عملکرد دروازه منطقی NOR نشان داده شده است.



عملکرد دروازه منطقی NOR

برای ساده شدن ترسیم دروازهٔ منطقی NOR می‌توان به جای شکل قبل از نماد شکل زیر استفاده کرد.



نماد گیت NOR

جدول زیر جدول صحت دروازهٔ منطقی OR وNOR را نشان می‌دهد.

جدول صحت گیت‌های OR و NOR

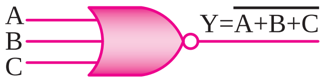
A	B	A + B	$\overline{A+B}$
۰	۰	۰	۱
۰	۱	۱	۰
۱	۰	۱	۰
۱	۱	۱	۰

جدول صحت قبل را می‌توانیم به‌صورت خلاصه‌تر مطابق جدول زیر بنویسیم.

جدول خلاصه شدهٔ دروازهٔ منطقی NOR

A	B	$Y=\overline{A+B}$
۰	۰	۱
۰	۱	۰
۱	۰	۰
۱	۱	۰

همان‌طور که از جدول صحت پیداست، خروجی دروازه NOR زمانی در وضعیت یک منطقی قرار می‌گیرد که همهٔ ورودی‌های آن در وضعیت صفر منطقی باشند. دروازه NOR نیز مانند سایر دروازه‌های منطقی می‌تواند بیش از دو ورودی داشته باشد. شکل زیر یک دروازه NOR با سه ورودی را نشان می‌دهد.



نماد گیت NOR با سه ورودی

جدول زیر صحت گیت NOR با سه ورودی را نشان می‌دهد.

جدول صحت گیت NOR با سه ورودی

A	B	C	Y
۰	۰	۰	۱
۰	۰	۱	۰
۰	۱	۰	۰
۰	۱	۱	۰
۱	۰	۰	۰
۱	۰	۱	۰
۱	۱	۰	۰
۱	۱	۱	۰

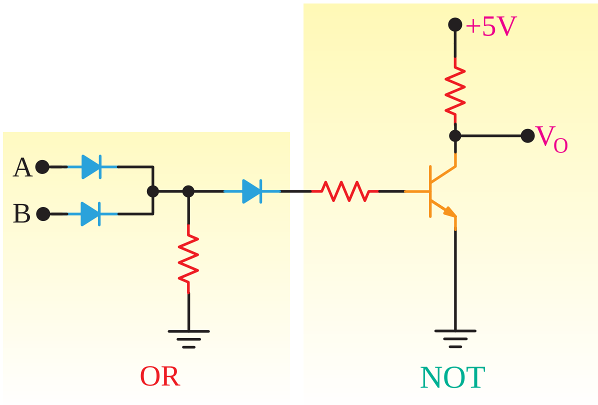
نکته

!

توجه داشته باشید زمانی خروجی گیت NOR یک می‌شود که همهٔ ورودی‌ها صفر باشند.

حاصل $\overline{A+B+C}$ می‌تواند صفر یا یک باشد. این عبارت نشان می‌دهدکه ابتدا سه متغیر A، B و C با یکدیگر OR می‌شوند و حاصل آن (حاصلOR که صفر یا یک است) NOT می‌گردد. دروازهٔ NOR با بیش از سه ورودی نیز ساخته شده است.

ساختمان ورودی گیت NOR شکل زیر مدار الکترونیکی بسیار ساده‌ای از دروازهٔ منطقی NOR را نشان می‌دهد.



مدار الکترونیکی ساده گیت NOR

شکل قبل نشان می‌دهد که مدار الکترونیکی دروازۀ منطقی NOR ترکیبی از مدار الکترونیکی دروازۀ منطقی OR و مدار الکترونیکی دروازۀ منطقی NOT که با هم عملکردNOR را به وجود می‌آورند.

پاسخ فعالیت کارگاهی دروازۀ منطقی OR انحصاری XOR

(Exclusive OR): این دروازه فقط دارای دو ورودی است و خروجی آن زمانی یک است که دو ورودی در سطوح منطقی متفاوت باشند (ورودی‌ها یکسان نباشد) جدول صحت زیر مربوط به دروازۀ OR انحصاری است.

جدول صحت دروازۀ OR انحصاری

A	B	Y
۰	۰	۰
۰	۱	۱
۱	۰	۱
۱	۱	۰

برای بررسی عملکرد دروازه منطقی OR انحصاری می‌توان از مدار کلیدی استفاده کرد.

نکته

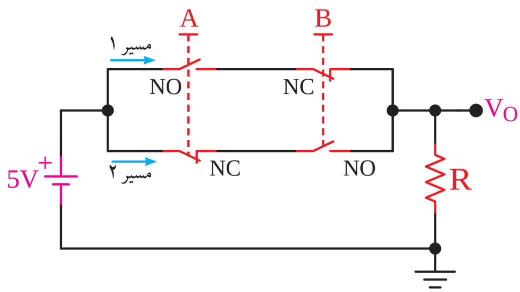
!

به نکتهٔ زیر توجه کنید و آن را به خاطر بسپارید.

شستی‌های درحالت عادی باز: این کلیدها در شرایط عادی و حالت آزاد، باز هستند و در صورتی که تغییر حالت پیدا کنند یا به آنها فشار وارد شود، به‌صورت حالت بسته در می‌آیند. شستی‌های در حالت عادی باز را normally open می‌نامند و آنها را با NO نمایش می‌دهند

شستی‌های در حالت عادی بسته: این شستی‌ها در حالت عادی بسته هستند و اگر به آنها فشار وارد شود باز می‌شوند.این شستی‌ها را Normally closed یا NC می‌نامند. در ادامه ازاین کلیدها با اصطلاح NO و NC نام خواهیم برد.

مدار کلیدی گیت XOR را در شکل زیر مشاهده می‌کنید.



مدار معادل کلیدی دروازه OR انحصاری

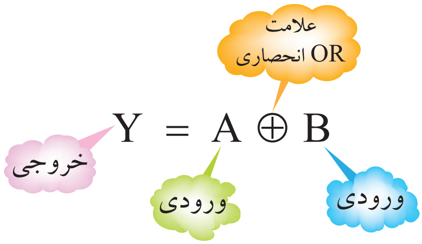
شستی‌های A و B شستی‌های دوتایی دوبله NOوNC هستند که با فشار دادن اهرم آنها، یکی از کنتاکت‌های آن بسته می‌شود و کنتاکت دیگر آن بازمی‌گردد. از این نوع شستی‌ها برای راه‌اندازی مدارهای فرمان سیستم‌های قدرت مانند موتورهای الکتریکی استفاده می‌شود.

فرض می‌کنیم وضعیت صفر منطقی به‌گونه‌ای باشد که هیچ نوع فشاری به شستی وارد نشود (شستی‌ها NOوNC حالت طبیعی خود را داشته باشد) و وضعیت یک منطقی حالتی باشد که به شستی فشار وارد می‌کنیم. اکنون فرض کنید به هیچ کدام از شستی‌ها نیرو وارد نکنیم (A=۰ و B=۰) در این صورت، هر دو مسیر عبور جریان قطع و $V_\circ = V_\circ$ است.

حال اگر به هر دو شستی نیرو وارد کنیم (A = ۱ و B = ۱) وضعیت حالات اتصال NO و NC شستی‌های دوبل عوض می‌شود و باز هم هردو مسیر عبور جریان قطع می‌شود، در این حالت $V_\circ = V_\circ$ خواهد شد.

چنانچه فقط به یکی از شستی‌ها نیرو وارد کنیم (A=۰ وB=۱ یا A=۱ و B=۰) یکی از مسیرها بسته می‌شود و را به ۵ ولت می‌رساند بنابراین، خروجی این دروازه

زمانی در وضعیت یک منطقی قرار می‌گیرد که دو ورودی آن از نظر سطح منطقی به یک صورت نباشند (عکس یک دیگر باشند). برای اینکه نشان دهیم متغیر A با متغیر B، OR انحصاری شده است، از رابطهٔ زیر استفاده می‌کنیم:



$$Y = \overline{A}B + A\overline{B}$$

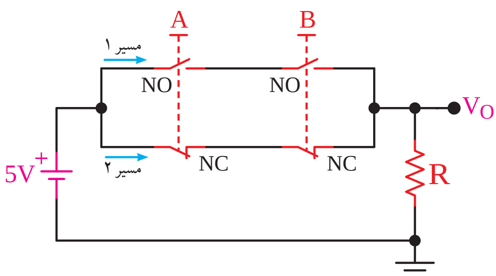
پاسخ فعالیت کارگاهی دروازهٔ منطقی NOR انحصاری

(Exclusive NOR-XNOR): این دروازه نیز مانند XOR فقط دو ورودی دارد و خروجی آن زمانی یک است که هر دو ورودی آن در یک سطح منطقی باشند(هر دو ورودی یک یا صفر باشند.) جدول صحت زیر مربوط به دروازهٔ NOR انحصاری است

جدول صحت NOR

A	B	Y
۰	۰	۱
۰	۱	۱
۱	۰	۰
۱	۱	۱

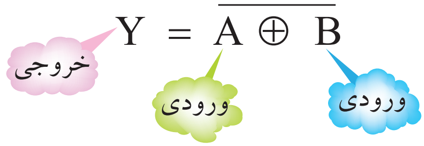
مدار کلیدی شکل زیر عملکرد دروازهٔ منطقی XNOR را نشان می‌دهد.



عملکرد دروازهٔ XNOR

همان‌طورکه از شکل پیداست، اگر هیچ نیرویی به شستی A و B وارد نگردد، (A=۰ و B=۰) مسیر جریان در مدار بسته است، V_o=۵V می‌شود و اگر هر دو شستی را فشار دهیم (A=۱ و B=۱) بازهم مسیر جریان مدار بسته است، V_o=۵V و می‌شود. حال اگر فقط یکی از شستی‌ها را فشار دهیم (A=۱ و B=۰ یا A=۰ و B=۱) مسیر جریان در مدار باز می‌شود و V_o=۰V می‌گردد. برای این که نشان دهیم متغیر A با متغیر B،NOR انحصاری(XNOR) شده است از رابطه زیر استفاده می‌کنیم.

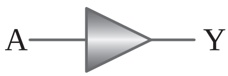
$$Y=\overline{A\oplus B}$$



$$Y=\overline{A}\overline{B}+AB$$

چون دروازه‌های منطقی XNOR و XOR از ترکیب دروازه‌های منطقی NOT و AND،OR است بنابراین ساختمان ترانزیستوری آنها نیز ترکیبی از ساختمان گیت‌های اصلی است.

دانش افزایی دروازهٔ بافر Buffer: این دروازهٔ منطقی مانند گیت NOT یک ورودی و یک خروجی دارد. شکل زیر یک بافررا نشان می‌دهد



گیت بافر

رابطهٔ منطقی این گیت به‌صورت Y = A است گیت بافر معمولاً به عنوان جداکننده بین دو طبقه استفاده می‌شود و از بارگذاری روی خروجی جلوگیری می‌نماید. در مدارهای دیجیتالی گیت بافر وقتی در خروجی گیت اصلی قرار می‌گیرد، تراز ولتاژ ورودی را عیناً به خروجی مدار انتقال می‌دهد. در داخل گیت بافر مدار تقویت‌کنندهٔ جریان وجود دارد که میزان جریان‌دهی خروجی را افزایش می‌دهد.

با استفاده از مدار بافر مقدار fan out افزایش می‌یابد، یعنی می‌توان تعداد گیت‌های بیشتری را به خروجی گیت اصلی وصل نمود. در این حالت تغذیهٔ خروجی آسیب نمی‌بیند و مدار بارگذاری نمی‌شود.

جدول زیر صحت گیت بافر را نشان می‌دهد.

جدول صحت گیت بافر

A	Y
۰	۰
۱	۱

دانش‌افزایی

آشنایی با سری خانوادۀ TTL: اطلاعات کامل و جزئیات مداری خانواده‌های TTL در مراجع متعدد آمده است. حروفی که همراه با شمارۀ تراشه (IC) می‌آید دسته‌بندی می‌شود که در این قسمت به تشریح تعدادی از این دسته‌بندی‌ها می‌پردازیم.

الف) تراشه‌های TTL استاندارد (Std TTL): در دسترس‌ترین، ارزان‌ترین و در عین حال متنوع‌ترین نوع آی‌سی‌هاست. این آی‌سی‌ها دارای تأخیر انتشار حدود ۱۰nsec و توان مصرفی هر دروازه حدود mw ۱۰می‌باشد.

نکته

!

اطلاعات مربوط به دسته‌بندی تراشه‌ها صرفاً جهت آشنایی آمده است و فراگیر باید بتواند با مراجعه به منابع از اطلاعات استفاده کند. لذا نیازی به خاطر سپردن این اطلاعات نیست و در صورت پرسش درآزمون باید اطلاعات Data sheet در اختیار هنرجو قرار گیرد.

ب) تراشه‌های T TL شاتکی کم‌مصرف پیشرفت (ALS TTL): شبیه سری LS است ولی در فرایندهای ساخت آن از فناوری پیشرفته‌تری استفاده شده است. ضریب تقویت بالا، تأخیر انتشار حدود ۴nsec و توان مصرفی هر دروازه حدود ۱ mw از ویژگی‌های این نوع آی سی است.

پ) تراشه‌های TTL شاتکی پیشرفته (AS TTL): برای سرعت‌های بسیار بالا ساخته شده است که این افزایش سرعت میزان جریان مصرفی آن را زیاد کرده است. تأخیر انتشار در این نوع آی‌سی‌ها حدود ۱/۵nsec و توان مصرفی هر دروازه حدود ۲۲mw است.

ت) تراشه‌های TTL شاتکی سریع(F TTL): از نظر سرعت و توان مصرفی مانند سری AS ا ست.

ث) تراشه‌های TTL توان بالا (H TTL): به علت جریان مصرفی بسیار بالا از رده خارج شده است.

ج)تراشه‌های TTL شاتکی توان پایین (L TTL): به علت سرعت پایین از رده خارج شده است.

چ) تراشه‌های TTL شاتکی کم مصرف (LS TTL): نسبت به سری استاندارد سرعت بیشتری دارد و توان مصرفی آن $\frac{۱}{۵}$ برابر نوع استاندارد و شبیه سری ALS است.

ح) تراشه‌های TTL شاتکی (S TTL): نوع اصلاح شده با سرعت بالا و مصرف پایین است.