

## شیفت رجیسترها و شمارنده‌ها (Shift Registers and Counters)

**هدف کلی:** بررسی انواع شیفت رجیسترها و شمارنده‌ها

کل زمان اختصاص داده شده به فصل : ۲۰ ساعت آموزشی

**هدف‌های رفتاری:** در پایان این فصل از فراگیرنده انتظار می‌رود که:

- ۱- مفهوم شیفت رجیستر را شرح دهد.
- ۲- انواع شیفت رجیستر را از نظر ورودی و خروجی داده‌ها نام ببرد.
- ۳- ساختمان شیفت رجیستر ورودی سری خروجی سری را شرح دهد.
- ۴- ساختمان شیفت رجیستر ورودی سری خروجی موازی را شرح دهد.
- ۵- ساختمان شیفت رجیستر ورودی موازی خروجی سری را شرح دهد.
- ۶- ساختمان شیفت رجیستر ورودی موازی خروجی موازی را شرح دهد.
- ۷- ساختمان شیفت رجیستر چپ رو- راست رو را شرح دهد.
- ۸- به الگوی پرسش شیفت رجیسترها پاسخ دهد.
- ۹- شمارنده‌ها را شرح دهد.
- ۱۰- انواع شمارنده‌های سنکرون و آسنکرون را تعریف کند.
- ۱۱- ساختمان شمارنده آسنکرون صعودی را شرح دهد.
- ۱۲- جدول صحت شمارنده آسنکرون صعودی را بنویسد.
- ۱۳- دیاگرام‌های زمانی شمارنده آسنکرون صعودی را رسم کند.
- ۱۴- ساختمان شمارنده آسنکرون نزولی را شرح دهد.
- ۱۵- جدول صحت شمارنده آسنکرون نزولی را بنویسد.
- ۱۶- ساختمان شمارنده آسنکرون ده‌دهی را شرح دهد.
- ۱۷- جدول صحت شمارنده ده‌دهی را بنویسد.
- ۱۸- دیاگرام‌های زمانی شمارنده ده‌دهی را رسم کند.
- ۱۹- ساختمان شمارنده سنکرون را شرح دهد.
- ۲۰- ساختمان شمارنده صعودی و نزولی را شرح دهد.
- ۲۱- ساختمان شمارنده حلقوی را شرح دهد.
- ۲۲- جدول صحت شمارنده حلقوی را بنویسد.
- ۲۳- ساختمان شمارنده جانشون را شرح دهد.
- ۲۴- جدول صحت شمارنده جانشون را بنویسد.
- ۲۵- ساختمان یک مدار کاربردی از مدارهای ترتیبی نظیر ساعت دیجیتال، فرکانس متر یا ولت متر را به صورت بلوکی توضیح دهد.
- ۲۶- با استفاده از data book آی‌سی‌های شیفت رجیستر و شمارنده‌ها را شناسایی کند.
- ۲۷- با استفاده از نرم افزار مولتی سیم، مدار شیفت رجیسترها و شمارنده‌ها را شبیه سازی کند.
- ۲۸- به سؤالات الگوی پرسش پاسخ دهد.

# 6 0 1 1 0 D I G I T A L 6

Shift Register	ثبات جابجایی	Paralell Input Paralell Output=PIPO	ورودی موازی - خروجی موازی	Ripple Counter	شمارنده ضربان
Counter	شمارنده	Load	بارگذاری کردن	Up Counter	شمارنده صعودی
Serial Input Serial Output=SISO	ورودی سری - خروجی سری	Modulus	پیمانه	Down Counter	شمارنده نزولی
Serial Input Paralell Output=SIPO	ورودی سری - خروجی موازی	Asynchronous	غیر همزمان	Ring Counter	شمارنده حلقوی
Paralell Input Serial Output=PISO	ورودی موازی - خروجی سری	Synchronous	همزمان		

## واژه‌های بنیادی فصل ششم

### پیش‌گفتار

ارقام باینری به آن‌ها وارد یا از آن‌ها خارج می‌شود. این نوع مدارها را معمولاً شیفت رجیستر یا ثبات انتقالی می‌نامند. یک شیفت رجیستر  $n$  بیتی از  $n$  فلیپ‌فلاپ تشکیل می‌شود و می‌تواند  $n$  بیت اطلاعات را در خود ذخیره کند. یک نمونه از کاربرد شیفت رجیستر در ماشین حساب است.

با ورود هر رقم از صفحه‌کلید، اعداد روی نمایشگر به چپ جابجا می‌شوند. مثلاً برای ورود عدد ۲۶۸ ابتدا با فشار دادن کلید ۲ و رهاسازی آن رقم ۲ در سمت راست نمایشگر ظاهر می‌شود. سپس با فشردن کلید ۶ و رهاسازی آن رقم ۲ یک مکان به چپ می‌رود و برای ظهور ۶ روی صفحه‌کلید جا باز می‌کند. نهایتاً اگر کلید ۸ را بفشارید و رها کنید عدد ۲۶۸ روی صفحه‌نمایش ظاهر خواهد شد. ذکر این مثال، دو مشخصه مهم یک شیفت رجیستر را نشان می‌دهد.

۱- مدار داخلی ماشین حساب یک ثبات موقت است، به طوری که حتی اگر دکمه صفحه‌کلید را رها کنید، اعداد روی نمایشگر باقی می‌ماند.

رجیسترها یا ثبات‌ها مدارهایی هستند که اطلاعات باینری را به صورت موقتی ذخیره می‌کنند، و موارد کاربردی آن به شرح زیر است:

- انجام محاسبات ریاضی و منطقی روی اطلاعات
- نگهداری اطلاعات ورودی به یک رمز گشا
- نگهداری اطلاعات خروجی از یک رمز‌گذار
- نگهداری اطلاعات ورودی و خروجی در کامپیوتر

### ۱-۶- شیفت رجیسترها (Shift Registers) و شمارنده‌ها (Counters)

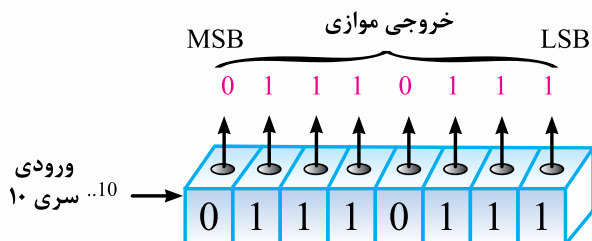
یک ثبات یا رجیستر مجموعه‌ای از فلیپ‌فلاپ‌ها (سلول‌های حافظه) است که می‌تواند اطلاعات دودویی (باینری) را در خود نگه‌دارد. رجیستری که قادر است اطلاعات باینری ذخیره‌شده در خود را به سمت راست یا چپ انتقال دهد، شیفت رجیستر نامیده می‌شود.

اتصال فلیپ‌فلاپ‌ها به گونه‌ای است که یک رشته



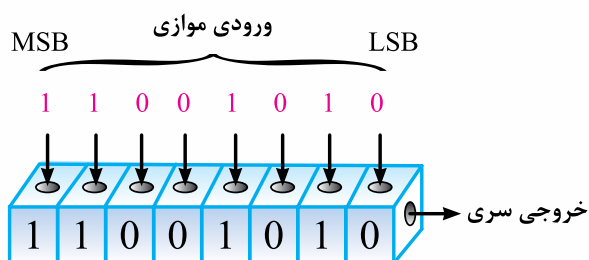
شکل ۶-۲- شیفت رجیستر سری - سری

در شکل ۶-۳ اطلاعات به صورت سری وارد می‌شود و خروجی‌ها هم‌زمان به صورت موازی دریافت می‌شوند به عبارت دیگر ورودی به صورت سریال وارد مدار می‌شود و خروجی‌ها به طور هم‌زمان و موازی دریافت می‌گردد.



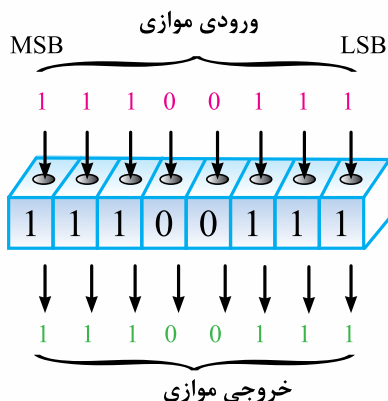
شکل ۶-۳- شیفت رجیستر سری موازی

در شکل ۶-۴ اطلاعات به صورت موازی وارد شیفت رجیستر شده و سری دریافت می‌شود.



شکل ۶-۴- شیفت رجیستر موازی - سری

اگر بخواهیم در یک شیفت رجیستر اطلاعات را به صورت موازی وارد و موازی نیز از آن خارج کنیم، می‌توانیم از شیفت رجیستر شکل ۶-۵ استفاده نمائیم.



شکل ۶-۵- شیفت رجیستر موازی - موازی

۲- هر بار که یک رقم جدید را روی صفحه کلید می‌فشارید، مدار داخلی اعداد روی صفحه نمایش را یک رقم به چپ جابه‌جا می‌کند. مدارهایی که عمل جابه‌جایی و ذخیره‌سازی را انجام می‌دهند، شیفت رجیستر نام دارند. مدار شیفت رجیستر در سیستم‌های الکترونیکی دیجیتالی کاربرد دارد.

۱-۶- انواع شیفت رجیستر: بر حسب این که اطلاعات، چگونه ثبت (نوشته) و به چه صورت خوانده شود، شیفت رجیسترها را به چهار گروه زیر دسته‌بندی می‌کنند:

- ۱- ورودی سری - خروجی سری (SISO) یا متوالی - متوالی یا سری - سری Serial input-Serial output
- ۲- ورودی سری - خروجی موازی (SIPO) یا متوالی - موازی یا سری - موازی Serial input - Paralell output
- ۳- ورودی موازی - خروجی سری (PISO) یا موازی - متوالی یا موازی - سری Serial output - Paralell input
- ۴- ورودی موازی - خروجی موازی (PIPO) یا موازی - موازی Paralell input - Paralell output

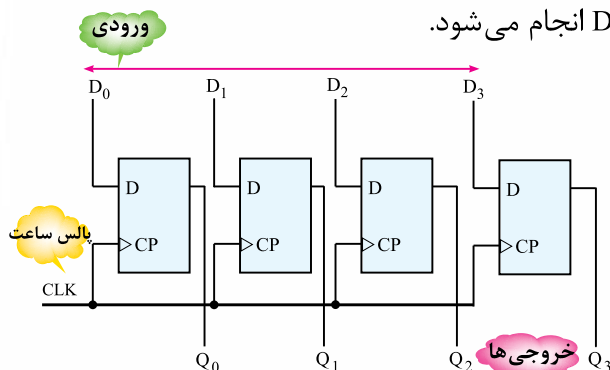
در شکل ۶-۱ یک شیفت رجیستر ۸ بیتی را مشاهده می‌کنید که اطلاعات ۱۰۰۱۰۱۱۰ در آن ذخیره شده است.



شکل ۶-۱- شیفت رجیستر ۸ بیتی

در شکل ۶-۲ شیفت رجیستر «ورودی سری - خروجی سری» نشان داده شده است. با ورود ۰۱، از خروجی ۱۰ دریافت می‌شود. به عبارت دیگر بیت‌های ورودی یکی پس از دیگری و به صورت سریال وارد اولین بیت فلیپ فلاپ می‌شوند و سپس از فلیپ فلاپ‌های بعدی عبور می‌کنند.

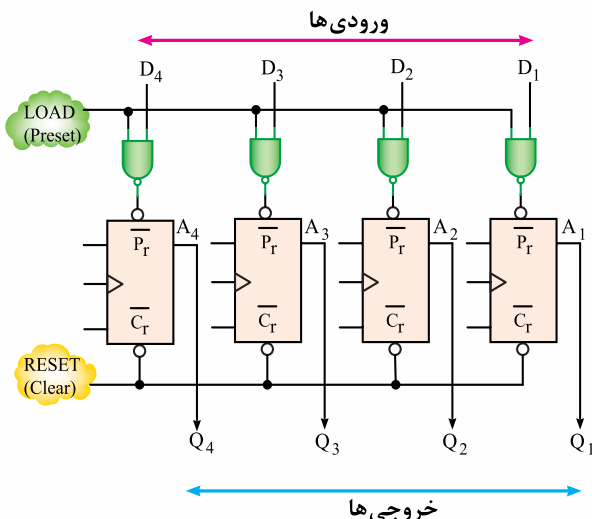
صورت می گیرد. در شکل ۷-۶ یک شیفت رجیستر با ورودی موازی و خروجی موازی نشان داده شده است که در آن انتقال اطلاعات از طریق ورودی های فلیپ فلاپ D انجام می شود.



شکل ۷-۶- شیفت رجیستر با ورودی موازی و خروجی موازی

همان طور که مشاهده می شود داده های ورودی به هر یک از فلیپ فلاپ ها به طور مستقل وارد می شود و از خروجی آن دریافت می گردد.

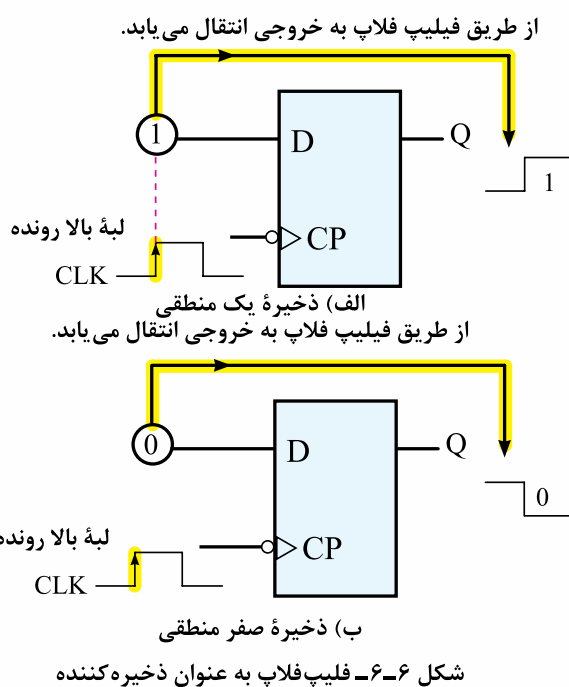
انتقال اطلاعات در شیفت رجیستر می تواند از طریق ورودی های Preset مطابق شکل ۸-۶ نیز انجام شود. توجه داشته باشید که قبل از انتقال اطلاعات، باید محتویات قبلی فلیپ فلاپ با استفاده از ورودی Preset پاک شود. در این مدار فرض بر این است که حالت فعال Preset و Clear صفر منطقی (Low) باشد. چگونگی عملکرد خطوط ورودی pr و cr در صفحه ۱۴۵ توضیح داده شده است.



شکل ۸-۶- شیفت رجیستر موازی - موازی با ورودی اطلاعات از طریق Preset

کامپیوترها ممکن است با روش سری، موازی یا ترکیبی از هر دو روش کار کنند. عملیات سری به دلیل زمانی که برای انتقال اطلاعات به داخل و خارج از شیفت رجیسترها صرف می کند، کندتر است ولی از نظر سخت افزاری به مدارهای کمتری نیاز دارد. با مقایسه شیفت رجیسترهای سری و موازی می توان نتیجه گرفت که حالت های موازی از سرعت بیشتری نسبت به حالت های سری برخوردارند زیرا به دلیل نوع اتصالات، اطلاعات به طور همزمان به ورودی یا خروجی می رسد.

یک شیفت رجیستر ۸ بیتی از ۸ فلیپ فلاپ تشکیل شده است که انتقال اطلاعات از ورودی به خروجی ممکن است از طریق لبه های بالا رونده یا پایین رونده مثبت یا منفی پالس ساعت ورودی صورت بگیرد. در شکل ۶-۶ مفهوم ذخیره کردن «یک» یا «صفر» منطقی از فلیپ فلاپ نوع D در لبه بالا رونده پالس ساعت ورودی نشان داده شده است.



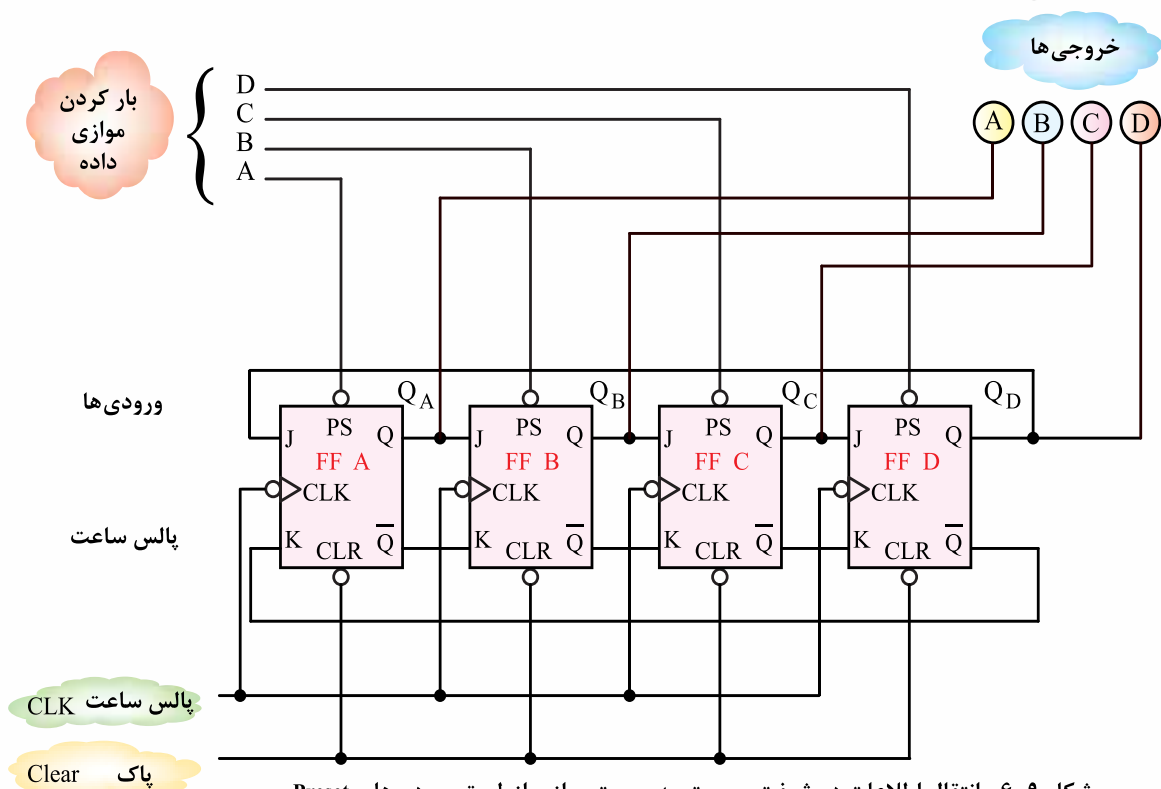
شکل ۶-۶- فلیپ فلاپ به عنوان ذخیره کننده

## ۲-۱-۶- انتقال اطلاعات در شیفت رجیستر:

انتقال اطلاعات در شیفت رجیستر از طریق ورودی های اصلی فلیپ فلاپ D یا از ورودی های Preset و Clear

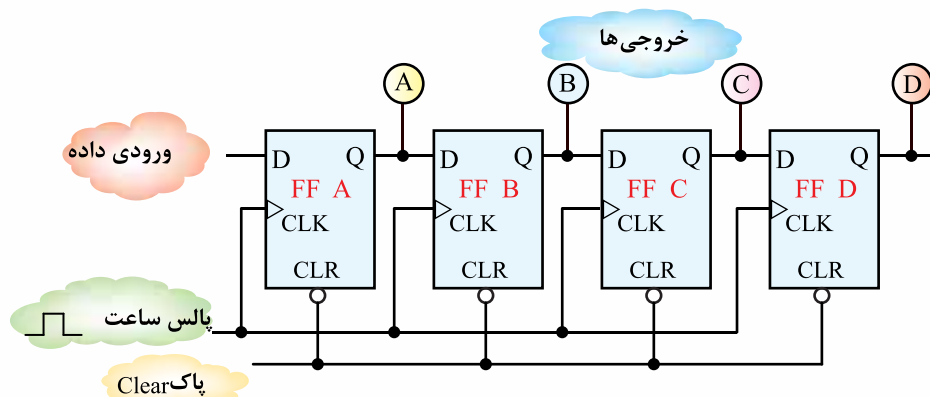


یعنی با صفر شدن ورودی Preset فلیپ‌فلاپ‌ها Set می‌شوند یا با صفر شدن ورودی Clear فلیپ‌فلاپ‌ها Reset می‌شوند. در شکل ۹-۶ چنان‌چه اطلاعات خروجی فقط از D دریافت شود، انتقال اطلاعات در شیفت رجیستر به صورت «موازی - موازی» عمل می‌کنند. در این شکل تمام فلیپ‌فلاپ‌ها از نوع D می‌باشند زیرا از طریق خطوط فیدبک  $Q_D$  و  $\bar{Q}_D$  به ورودی J و K اولین فلیپ‌فلاپ (FFA) اطلاعات دریافت می‌شود و رفتار فلیپ‌فلاپ مشابه فلیپ‌فلاپ D خواهد شد.



شکل ۹-۶ انتقال اطلاعات در شیفت رجیستر به صورت موازی از طریق ورودی‌های Preset

در شکل ۱۰-۶ اطلاعات ورودی به صورت سری اعمال می‌شود. به عنوان مثال کلیه اطلاعات ورودی از طریق اولین



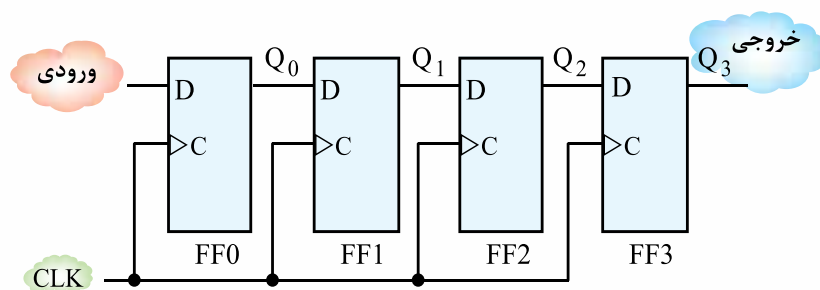
شکل ۱۰-۶ انتقال اطلاعات در شیفت رجیستر به صورت سری از طریق ورودی‌های D

را به صورت سری می‌پذیرد و در خروجی آن را به صورت سری نیز ارائه می‌دهد. در شکل ۶-۱۱ یک شیفت رجیستر سری - سری نشان داده شده است، که از چهار فلیپ‌فلاپ نوع D تشکیل شده است.

ظرفیت ذخیره‌سازی این شیفت رجیستر ۴ بیت است، انتقال اطلاعات ورودی در لبه بالا رونده پالس ساعت انجام می‌شود.

فلیپ‌فلاپ (FFA) به پایه D وارد می‌شود و پس از ایجاد خروجی A، اطلاعات بعدی از طریق خروجی فلیپ‌فلاپ اول وارد ورودی فلیپ‌فلاپ دوم (FFB) می‌شود و خروجی فلیپ‌فلاپ دوم را به وجود می‌آورد و این روند ادامه می‌یابد.

**۶-۱۳- شیفت رجیستر سری - سری یا متوالی - متوالی:** این شیفت رجیستر، اطلاعات ورودی

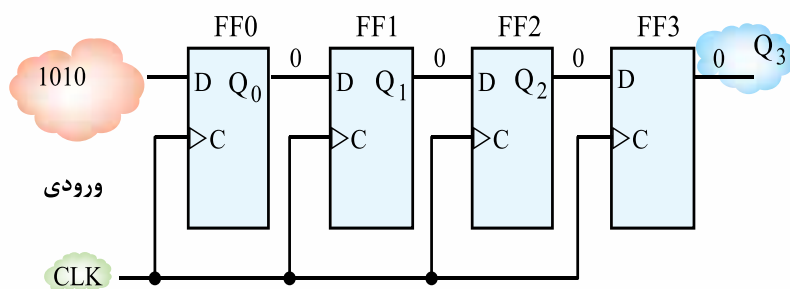


شکل ۶-۱۱- شیفت رجیستر سری - سری

برای بررسی دقیق کار این شیفت رجیستر فرض کنید ثبات نشان می‌دهد. مراحل اجرای کار به شرح زیر می‌خواهیم عدد باینری ۴ بیتی ۱۰۱۰ را یک بار در آن است:

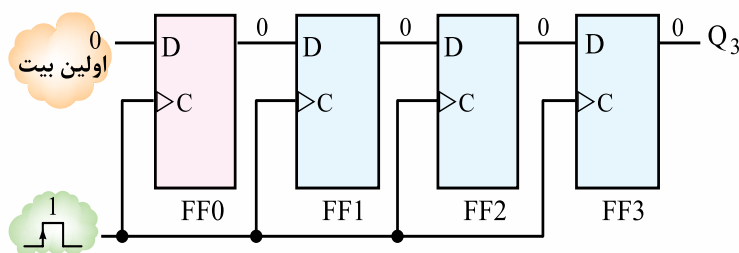
ذخیره و بار دیگر از آن خارج کنیم. **مرحله اول:** در ابتدا ثبات خالی است، شکل ۶-۱۲

شکل ۶-۱۲- ورودی عدد باینری ۱۰۱۰ را به داخل



شکل ۶-۱۲- ثبات‌ها خالی هستند.

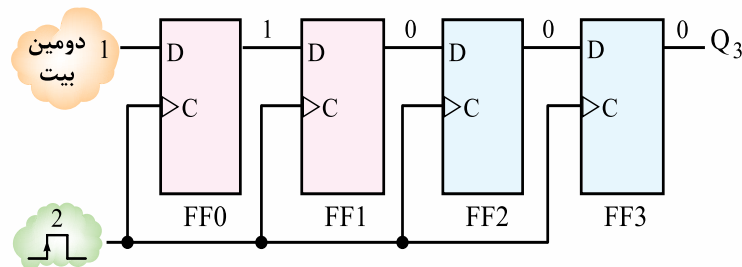
**مرحله دوم:** در این مرحله بیت صفر سمت راست شیفت رجیستر FF می‌شود. شکل ۶-۱۳ ذخیره شدن عدد چهار بیتی ۱۰۱۰ از طریق ورودی D وارد مدار بیت صفر را در فلیپ‌فلاپ FF نشان می‌دهد.



شکل ۶-۱۳- ذخیره اولین بیت صفر در فلیپ‌فلاپ FF.

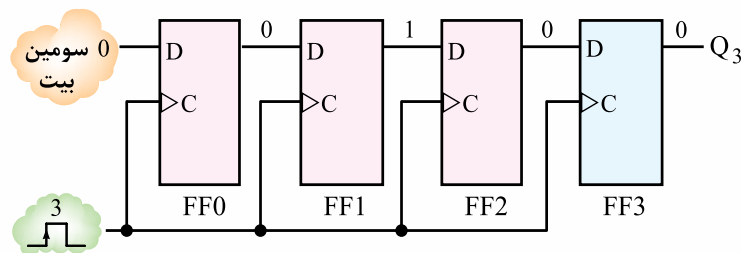


**مرحله سوم:** به محض این که بیت دوم از سمت راست یعنی «۱» وارد FF می شود، طبق شکل ۶-۱۴ بیت ذخیره شده در FF به فلیپ فلاپ دوم  $FF_1$  انتقال می یابد و در FF بیت (۱) ذخیره می شود. همان طور که



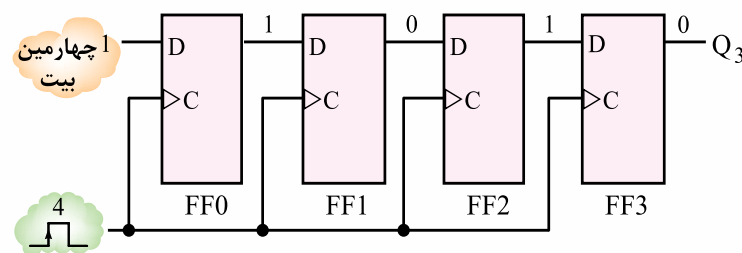
شکل ۶-۱۴- ذخیره دومین بیت در FF.

**مرحله چهارم:** به محض این که بیت سوم از سمت راست یعنی (۰) وارد فلیپ فلاپ FF می شود، طبق شکل ۶-۱۵ بیت ذخیره شده در FF به فلیپ فلاپ  $FF_1$  انتقال می یابد.



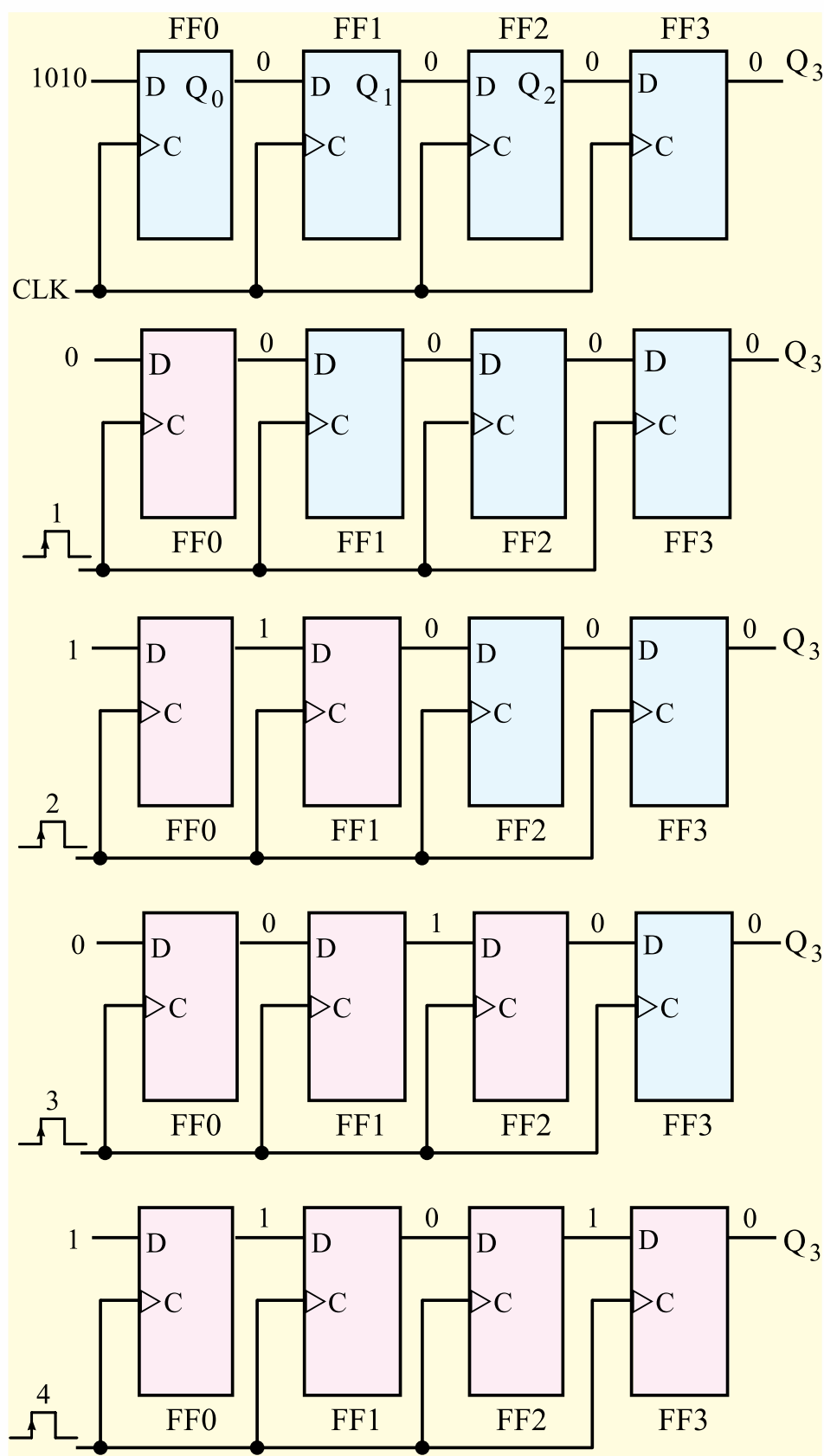
شکل ۶-۱۵- ذخیره سومین بیت در FF.

**مرحله پنجم:** در این مرحله آخرین بیت یعنی بیت  $FF_3$  و ... انتقال می یابد. این عمل ورود متوالی یک عدد (۱) از سمت راست وارد FF می شود، طبق شکل ۶-۱۶ بیت ذخیره شده در FF به  $FF_1$  و بیت ذخیره شده  $FF_1$  به



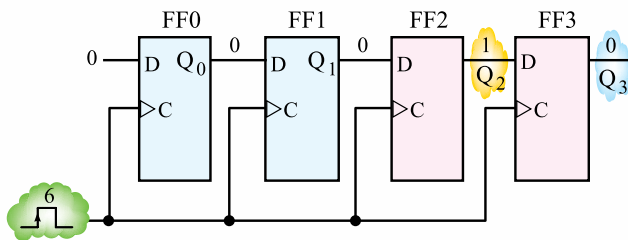
شکل ۶-۱۶- ذخیره چهارمین بیت در FF.

در شکل ۶-۱۷ مراحل ذخیره سازی عدد چهاربیتی مشاهده می کنید.  
۱۰۱۰ را به صورت متوالی (سری) در چهار فلیپ فلاپ



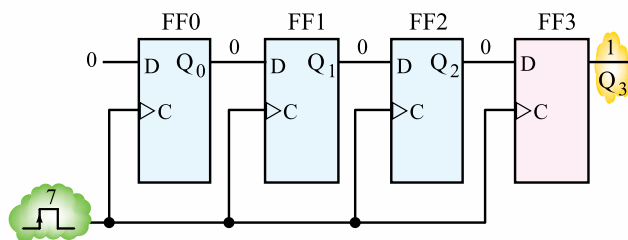
شکل ۱۷-۶- داده‌ها به صورت متوالی وارد ثبات می‌شوند.

انتقال می‌یابد. شکل ۶-۲۰ مراحل این انتقال را نشان می‌دهد.



شکل ۶-۲۰ با ورود پالس ششم، بیت صفر خارج می‌شود.

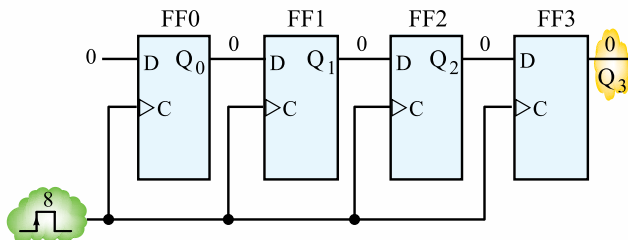
**مرحله چهارم:** با ورود پالس ۷ اطلاعات آخرین فلیپ‌فلاپ  $FF_3$  خارج می‌شود و اطلاعات  $FF_3$  به  $FF_2$  انتقال می‌یابد. شکل ۶-۲۱ اعمال پالس ۷ به شیفت رجیستر را نشان می‌دهد.



شکل ۶-۲۱ با ورود پالس هفتم، بیت «یک» خارج می‌شود.

**مرحله پنجم:** و بالاخره با ورود پالس ۸ اطلاعات از آخرین فلیپ‌فلاپ  $FF_3$  خارج می‌شود و فلیپ‌فلاپ‌ها خالی می‌شوند.

شکل ۶-۲۲ اعمال پالس ۸ به شیفت رجیستر را نشان می‌دهد.

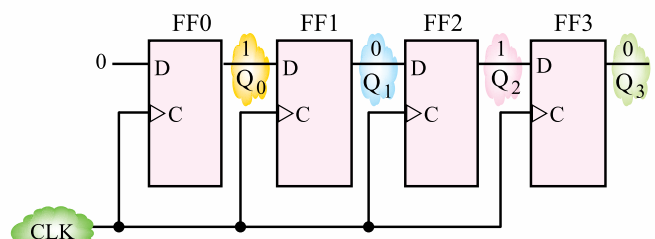


شکل ۶-۲۲ با ورود پالس هشتم، فلیپ‌فلاپ  $FF_3$  خالی می‌شود.

جدول ۶-۱ مراحل ورود و خروج عدد چهار بیتی ۱۰۱۰ را نشان می‌دهد.

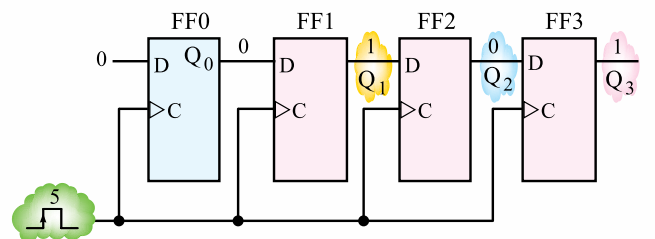
در شکل‌های ۶-۱۸ تا ۶-۲۲ مراحل خالی شدن شیفت رجیستر با استفاده از پالس‌های ۵ تا ۸ به صورت متوالی نشان داده شده است. مراحل اجرای کار به شرح زیر است:

**مرحله اول:** اگر بخواهیم اطلاعات ۱۰۱۰ از شیفت رجیستر خارج شود باید به صورت متوالی اطلاعات از  $Q_3$  خروجی آخرین فلیپ‌فلاپ ( $FF_3$ ) گرفته شود. اولین مرحله شیفت رجیسترها کاملاً از اطلاعات داده شده پر است، شکل ۶-۱۸ این مرحله را نشان می‌دهد.



شکل ۶-۱۸ حافظه شیفت رجیستر پر است.

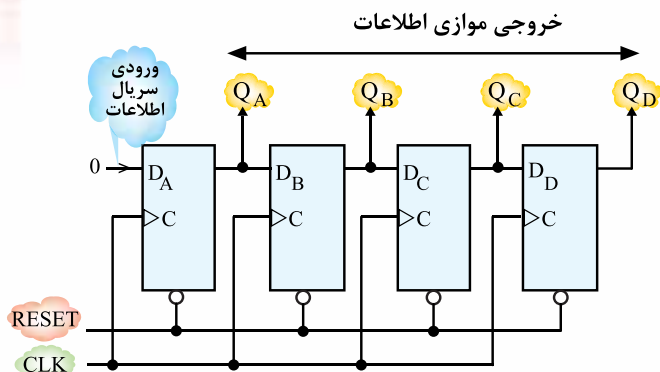
**مرحله دوم:** با اعمال پالس پنجم اولین بیت از  $Q_3$  خروجی فلیپ‌فلاپ  $FF_3$  خارج می‌شود و اطلاعات فلیپ‌فلاپ  $FF_3$  به  $FF_2$  و اطلاعات  $FF_2$  به  $FF_1$  و در نهایت اطلاعات  $FF_1$  به  $FF_0$  انتقال می‌یابد. در این مرحله فلیپ‌فلاپ اول  $FF_0$  خالی می‌شود. شکل ۶-۱۹ مراحل این انتقال را نشان می‌دهد.



شکل ۶-۱۹ با اعمال پالس ساعت پنجم، اطلاعات از شیفت رجیستر  $FF_3$  خارج می‌شود.

**مرحله سوم:** با اعمال ششمین پالس ساعت بیت دوم از  $Q_3$  خروجی فلیپ‌فلاپ  $FF_3$  خارج می‌شود و اطلاعات فلیپ‌فلاپ‌ها به ترتیب از سمت چپ به راست

۴-۱-۶- شیفت رجیستر ورودی سری خروجی موازی (سری - موازی): در شیفت رجیستر «سری - سری» معمولاً خروجی هر فلیپ فلاپ در دسترس است و این امکان گرفتن اطلاعات را به صورت موازی نیز فراهم می‌کند. در شکل ۶-۲۳ یک شیفت رجیستر با ورودی سری و خروجی موازی نشان داده شده است.



شکل ۶-۲۳- شیفت رجیستر «سری - موازی»

با اعمال چهار پالس ساعت می‌توان اطلاعات چهار بیتی ورودی را به شیفت رجیستر انتقال داد و خروجی‌های  $Q_A$ ،  $Q_B$ ،  $Q_C$  و  $Q_D$  را هم‌زمان مشاهده کرد. این قابلیت برای استفاده شیفت رجیستر خروجی موازی مناسب است به این ترتیب که می‌توانیم در هر لحظه خروجی هر فلیپ فلاپ را به عنوان خروجی مدار در نظر بگیریم.

**مثال ۶-۱:** با توجه به مدار شیفت رجیستر شکل ۶-۲۴ به سؤالات زیر پاسخ دهید.

الف) نوع شیفت رجیستر را مشخص کنید.

ب) محتوای شیفت رجیستر را پس از ورود شش پالس ساعت مشخص کنید. خروجی A را بیت چپ و C را بیت راست در نظر بگیرید.

پ) ورودی Clear در زمان پالس  $t_1$  High است یا Low؟  
ت) ورودی Clear باید در چه وضعیتی باشد تا انتقال اطلاعات از طریق لبه بالارونده پالس ساعت ورودی صورت گیرد؟

جدول ۶-۱- مراحل ورود و خروج چهار بیت ۱۰۱۰ (سری - سری)

پالس ساعت	$Q_0$	$Q_1$	$Q_2$	$Q_3$
0	0	0	0	0
1	0	0	0	0
2	1	0	0	0
3	0	1	0	0
4	1	0	1	0
5	0	1	0	1
6	0	0	1	0
7	0	0	0	1
8	0	0	0	0

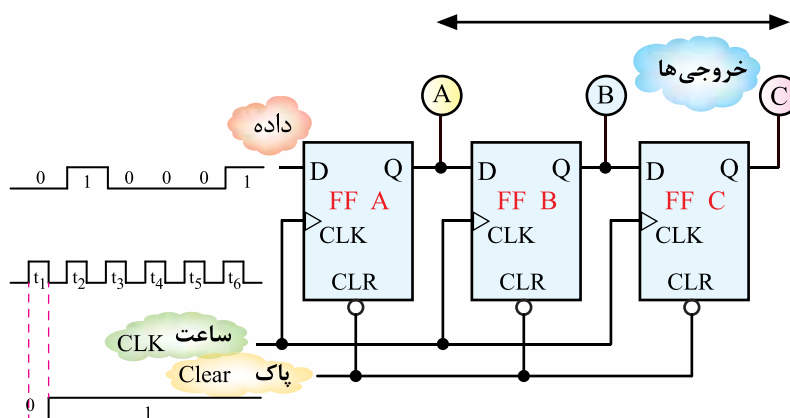
**تمرین کلاسی ۶-۱:** مراحل خارج شدن چهار بیت

۱۰۱۰ را در یک شکل به ترتیب رسم کنید.

**تمرین کلاسی ۶-۲:** مراحل ورود و خروج عدد

پنج بیتی ۱۱۰۱۰ را در ۵ فلیپ فلاپ به صورت سری رسم کنید و جدول مربوط به این مراحل را بنویسید.





شکل ۶-۲۴ مدار شیفت رجیستر مثال ۱

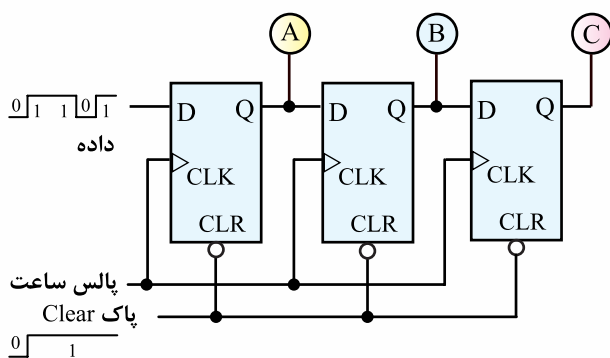
حل:

اتصال CLR به فلیپ فلاپ NOT شده است)  
ت) انتقال اطلاعات در لبه صعودی (بالارونده) پالس  
ساعت انجام می‌شود.

الف) اطلاعات به صورت سری وارد شیفت رجیستر می‌شود. اگر خروجی A, B و C هم‌زمان دریافت شوند، شیفت رجیستر از نوع سری-موازی است. اگر اطلاعات فقط از طریق خروجی C دریافت شود، شیفت رجیستر به نوع «سری-سری» تبدیل می‌شود.

ب) وقتی پالس ساعت  $t_1$  وارد می‌شود به علت صفر بودن خط Clear (پاک) تمام خروجی‌های A, B و C برابر با صفر می‌شود. یعنی حالت Reset پیش می‌آید. با اعمال پالس ساعت  $t_4$  به بعد تغییرات خروجی‌های A, B و C طبق جدول ۶-۲ است.

**تمرین کلاسی ۳-۶:** با توجه با مدار شکل ۶-۲۵ جدول خروجی‌ها را پس از ۵ پالس ساعت رسم کنید.



شکل ۶-۲۵ مدار مربوط به تمرین کلاسی ۳

جدول ۶-۲ جدول مربوط به مثال ۱

اطلاعات ورودی  
0 1 0 0 0 1

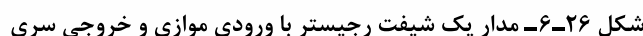
		A	B	C
0	$t_1$	0	0	0
1	$t_2$	1	0	0
0	$t_3$	0	1	0
0	$t_4$	0	0	1
0	$t_5$	0	0	0
1	$t_6$	1	0	0

### ۶-۱-۵ شیفت رجیستر ورودی موازی خروجی

سری (موازی - سری): در این شیفت رجیستر، اطلاعات ورودی توسط خط Load و به کمک پالس ساعت (CLK) به طور هم‌زمان (موازی) در شیفت رجیستر ذخیره می‌شوند. اطلاعات ذخیره شده را می‌توان به طور سری از شیفت رجیستر دریافت کرد.

در شکل ۶-۲۶ مدار یک شیفت رجیستر ۴ بیتی

پ) خط CLR باید Low یا صفر باشد یا ورودی «پاک» باید روی High قرار گیرد تا اطلاعات انتقال یابد. (محل



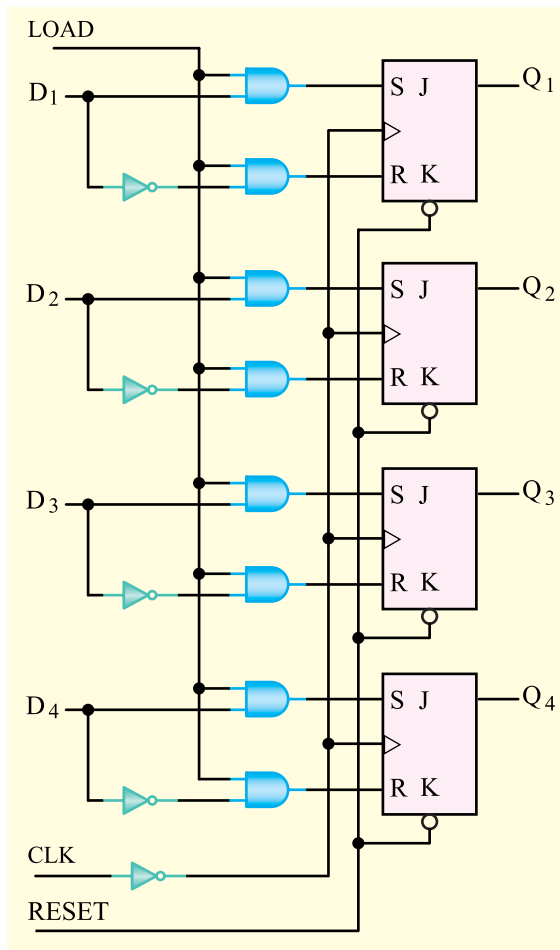
اگر خط Load روی صفر باشد گیت‌های  $G_1, G_2$  و  $G_3$  فعال می‌شوند و هنگامی که پالس ساعت وارد می‌شود، اطلاعات  $D_1, D_2$  و  $D_3$  هم‌زمان در چهار فلیپ‌فلاپ ذخیره می‌شوند. اگر خط Load روی «یک» منطقی قرار گیرد، گیت‌های  $G_4, G_5$  و  $G_6$  فعال هستند ( $G_1, G_2$  و  $G_3$  غیرفعال). لذا با اعمال چهار پالس ساعت، بیت‌های ذخیره‌شده از هر طبقه به طبقه بعدی به سمت راست انتقال می‌یابند. به این ترتیب می‌توان بیت‌های ذخیره شده را از خروجی  $Q_3$  (خروجی آخرین فلیپ‌فلاپ) دریافت کرد.

The diagram shows a timing sequence for a D flip-flop. The **LOAD** signal is initially 1 (blue) and then transitions to 0 (red) at the first clock edge. At this time, **D0** is 1 (black) and **D1** is 0 (red). The output **Q0** is 0 (red). At the next clock edge, **D1** transitions to 1 (black). However, **Q0** transitions to 1 (blue) before **D1** has fully settled to 1, as indicated by a red arrow. This illustrates a race condition where the output changes based on the initial value of **D1** (0) instead of its final value (1).

شکل ۲۷-۶- مدار شیفترجیستر ۴ بیتی و بارگذاری آن

### ۶-۱-۶- شیفترجیستر ورودی موازی-

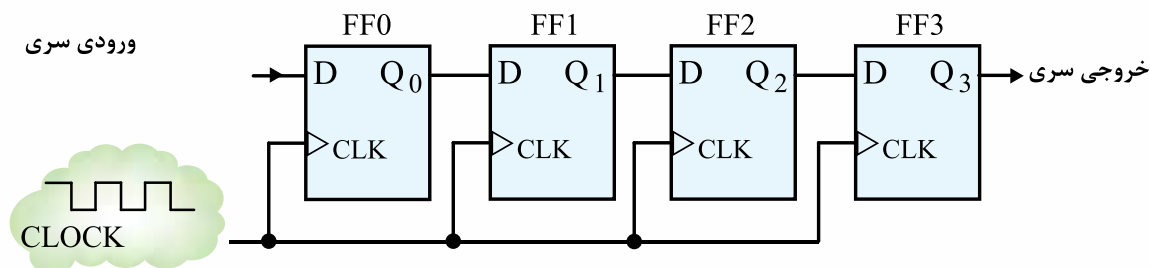
۱۶۳



شکل ۶-۲۹ - شیفت رجیستر موازی - موازی

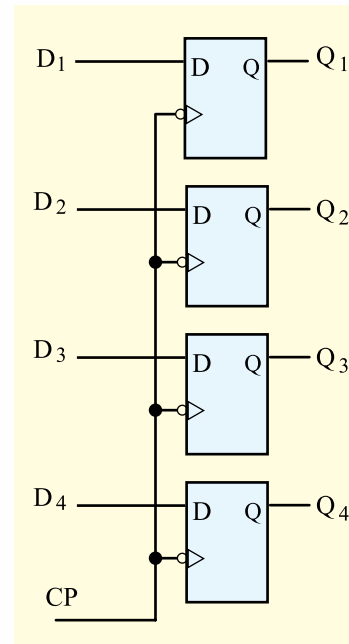
## ۶-۲ شیفت رجیستر چپ/راست رو

در شکل ۶-۳۰ یک شیفت رجیستر چهاربیتی از نوع SISO نشان داده شده است. در این شیفت رجیستر اطلاعات، نخست وارد فلیپ فلاپ FF می شود و از آنجا به فلیپ فلاپ های دیگر منتقل می شود. در این مدار، جهت انتقال از چپ به راست یعنی از FF<sub>۰</sub> به FF<sub>۳</sub> اطلاعات انتقال می یابد.



شکل ۶-۳۰ - مدار شیفت رجیستر سری - سری راست رو

که  $CP=1$  شود اطلاعات  $D_1, D_2, D_3$  و  $D_4$  به خروجی های  $Q_1, Q_2, Q_3$  و  $Q_4$  انتقال می یابند.



شکل ۶-۲۸ - ثابت ورودی موازی - خروجی موازی (PIPO)

شیفت رجیستر شکل ۶-۲۹ نیز از نوع PIPO است. فلیپ فلاپ ها می توانند از نوع SR یا JK باشند. ابتدا توسط Reset همه حافظه ها را پاک می کنند. این ثابت با لبه بالا رونده پالس ساعت، اطلاعات ورودی  $D_1$  تا  $D_4$  را به طور همزمان وارد حافظه های  $Q_1$  تا  $Q_4$  می کند. برای انتقال اطلاعات باید خط LOAD برابر با ۱ باشد. اطلاعات ثبت شده در حافظه ها را نیز می توان به طور همزمان خواند.

خود را انتقال می‌دهند. شکل ۶-۳۴ مرحله چهارم را نشان می‌دهد.

اطلاعات خارج شده 110 1 0 0 1 0

شکل ۶-۳۴- شیفت رجیستر بعد از سومین پالس ساعت

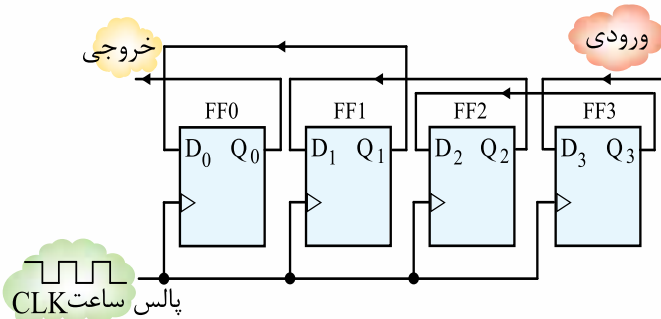
مرحله پنجم: شکل ۶-۳۵ حالت رجیستر را بعد از چهارمین پالس ساعت نشان می‌دهد.

اطلاعات قبلی شیفت رجیستر که خارج شده است 0110 1 0 0 1

شکل ۶-۳۵- شیفت رجیستر بعد از چهارمین پالس ساعت

در مرحله پنجم اطلاعات قبلی از کلیه فلیپ‌فلاپ‌ها خارج شده است و اطلاعات جدید وارد فلیپ‌فلاپ‌ها شده است.

حال اگر همین چهار فلیپ‌فلاپ را مطابق شکل ۶-۳۶ به هم متصل کنیم، اطلاعات، نخست وارد فلیپ‌فلاپ  $FF_3$  می‌شود و با هر پالس ساعت، یک بیت به سمت چپ منتقل می‌گردد.



شکل ۶-۳۶- مدار شیفت رجیستر چپ رو

شکل ۶-۳۷ چگونگی انتقال اطلاعات را بعد از هر پالس ساعت نشان می‌دهد.

برای مثال می‌خواهیم اطلاعات ۱۰۰۱ را مرحله به مرحله وارد شیفت رجیستر سری کنیم. مراحل انتقال اطلاعات را در شکل ۶-۳۱ تا شکل ۶-۳۵ مشاهده می‌کنید.

مرحله اول: شیفت رجیستر را در شکل ۶-۳۱ با اطلاعات قبلی می‌بینید و قرار است اطلاعات ۱۰۰۱ وارد شیفت رجیستر شود.

حالت اولیه شیفت رجیستر 1 0 0 1 0 1 1 0

شکل ۶-۳۱- شیفت رجیستر با اطلاعات قبلی

مرحله دوم: بعد از اولین پالس ساعت اطلاعات ۱ از سمت چپ وارد اولین فلیپ‌فلاپ می‌شود، در نتیجه اطلاعات قبلی فلیپ‌فلاپ اول به فلیپ‌فلاپ دوم انتقال می‌یابد و به همین ترتیب تا این که اطلاعات آخرین فلیپ‌فلاپ از آن خارج شود. شکل ۶-۳۲ این مرحله را نشان می‌دهد.

اطلاعات خارج شده 1 0 0 1 0 1 1 0 حالت شیفت رجیستر بعد از اولین پالس ساعت

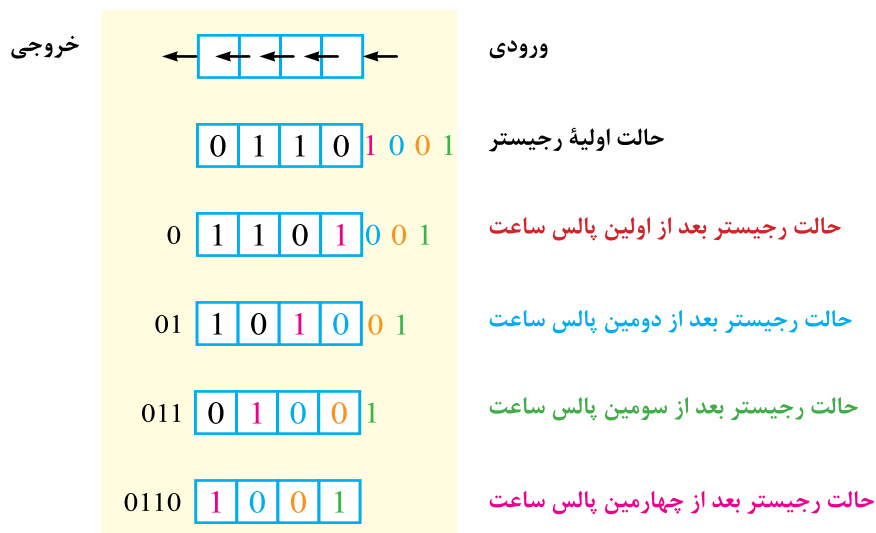
شکل ۶-۳۲- شیفت رجیستر بعد از اولین پالس ساعت

مرحله سوم: بعد از اعمال پالس ساعت دوم اطلاعات صفر از سمت چپ وارد اولین فلیپ‌فلاپ می‌شود، در نتیجه بقیه فلیپ‌فلاپ‌ها مشابه مرحله دوم اطلاعات خود را به فلیپ‌فلاپ بعدی انتقال می‌دهند. شکل ۶-۳۳ مرحله سوم را نشان می‌دهد.

اطلاعات خارج شده از 10 0 0 1 0 1 0 1 شیفت رجیستر بعد از دومین پالس ساعت

شکل ۶-۳۳- شیفت رجیستر بعد از دومین پالس ساعت

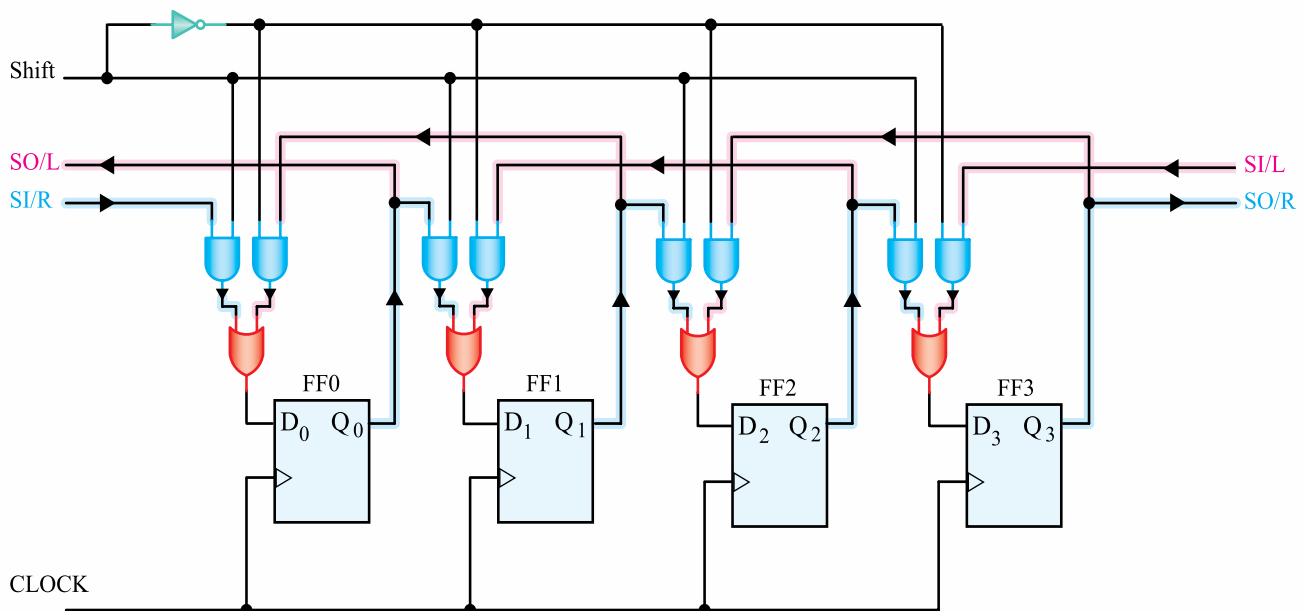
مرحله چهارم: بعد از اعمال پالس ساعت سوم اطلاعات صفر از سمت چپ وارد اولین فلیپ‌فلاپ می‌شود و در نتیجه بقیه فلیپ‌فلاپ‌ها مشابه مراحل قبلی اطلاعات



شکل ۳۷-۶ چگونگی انتقال اطلاعات

از ترکیب مدارهای شکل ۳۰-۶ (شیفت رجیستر راست رو) و شکل ۳۶-۶ (شیفت رجیستر چپ رو) مدار شکل ۳۸-۶ یک شیفت رجیستر چپ رو/ راست رو ساخته می شود. به کمک یک خط کنترل می توانیم جهت انتقال اطلاعات را

تعیین کنیم. توجه داشته باشید که عمل ترکیب به کمک چهار مالتی پلکسر ۱ → ۲ انجام گرفته و خط کنترل با آدرس مشترک این مالتی پلکسرهاست.



شکل ۳۸-۶ شیفت رجیستر چپ رو / راست رو

خط شیفت اگر در حالت منطقی یک باشد، انتقال اطلاعات از چپ به راست صورت می گیرد و اگر در حالت منطقی صفر باشد، اطلاعات از سمت راست به چپ منتقل می شود. در یک ماشین محاسبه گر دیجیتال ممکن است اطلاعات به صورت سری، موازی یا ترکیبی از این دو جابه جا و پردازش شود. در انتقال سری به علت این که مدت زمانی طول می کشد تا یک کلمه در رجیسترها نوشته شود یا از آنها خوانده شود

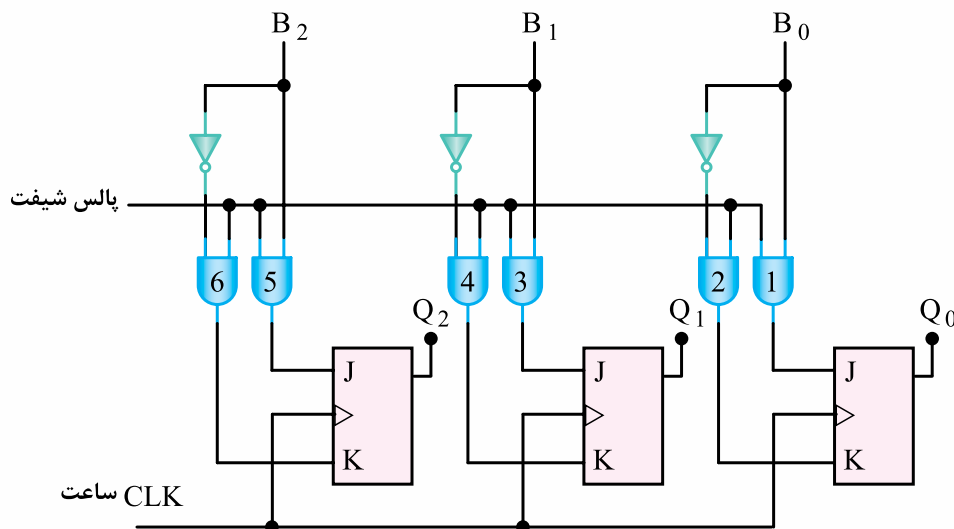
### ۳-۶- الگوی پرسش

- ۱- فرق بین انتقال سری و موازی چیست؟
- ۲- در شکل ۹-۶ چگونه می‌توان اطلاعات خروجی را به صورت سری و یا موازی دریافت نمود؟ شرح دهید.
- ۳- محتوای اولیه یک ثابت ۴ بیتی سری-سری به صورت ۱۱۰۱ است. ورودی ۱۰۱۱۰۱ طی شش پالس ساعت وارد این شیفت رجیستر می‌شود، محتوای ثابت را پس از هر جابه‌جایی بنویسید.
- ۴- مدار یک شیفت رجیستر SIPO را برای ثبت سه بیت اطلاعات رسم کنید و با حداقل تغییرات آن را به SISO تبدیل کنید.

- ۵- چگونگی انتقال اطلاعات  $B_2B_1B_0 = 101$  را در شکل ۳۹-۶ شرح دهید.

سرعت پردازش اطلاعات به میزان زیادی کاهش می‌یابد اما به علت امکان استفاده پیاپی از یک مدار، سخت‌افزار کمتری به کار گرفته می‌شود.

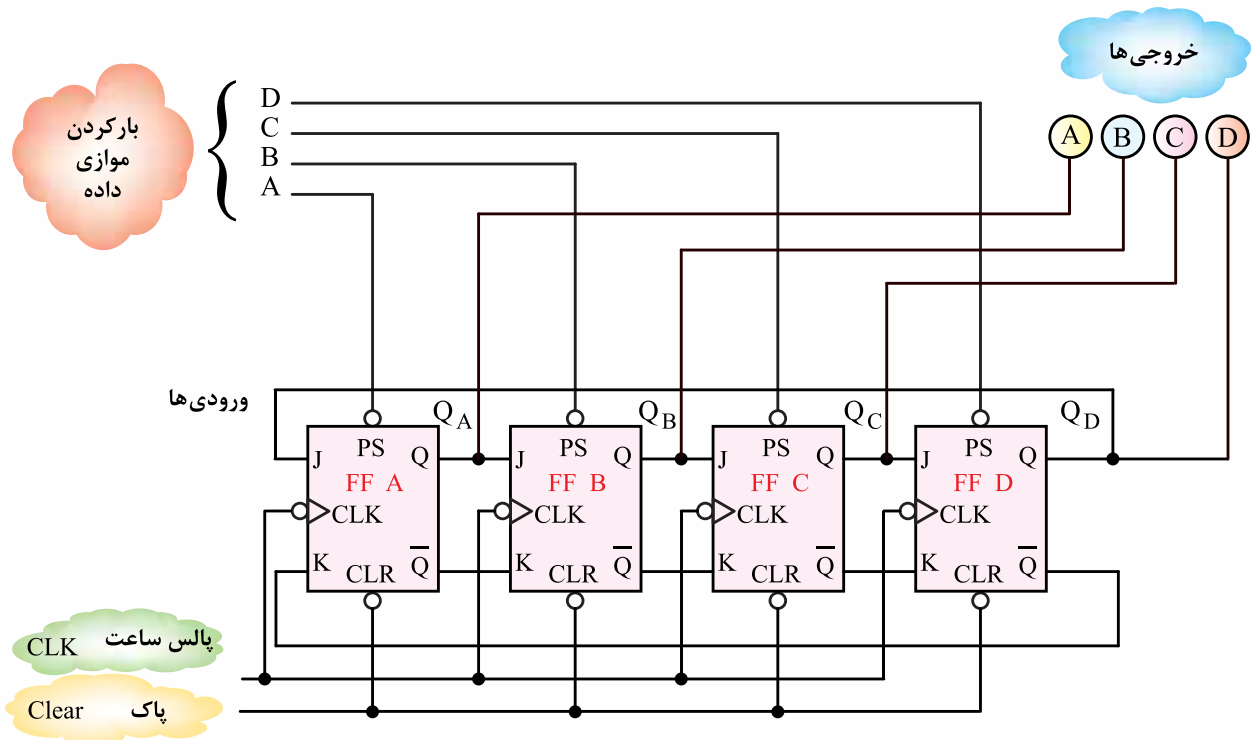
زمان بین دو پالس ساعت متوالی زمان یک حرف (Bit time) و زمان لازم برای انتقال کامل محتویات یک رجیستر، زمان یک کلمه (Word time) نامیده می‌شود. در انتقال موازی همه اطلاعات، یک کلمه کامل در یک پالس ساعت نوشته یا خوانده می‌شود این نوع انتقال اطلاعات با وجود آن که دارای سیستم سخت‌افزار پیچیده‌تری است، به علت سرعت زیاد در پردازش اطلاعات نسبت به انتقال سری مزایای زیادی دارد.



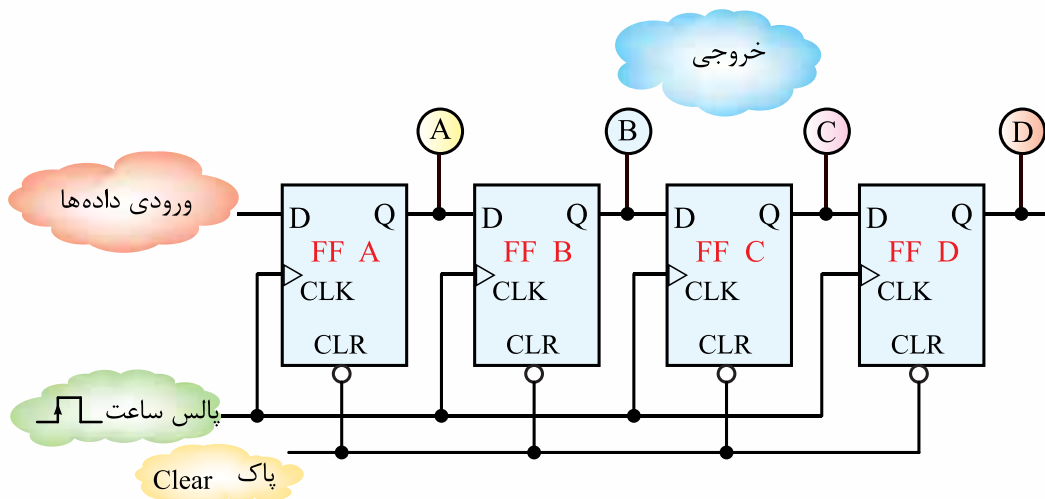
شکل ۳۹-۶- مدار سؤال ۵ الگوی پرسش



۶- چگونگی انتقال اطلاعات در شکل ۶-۴۰ و ۶-۴۱ را شرح دهید.

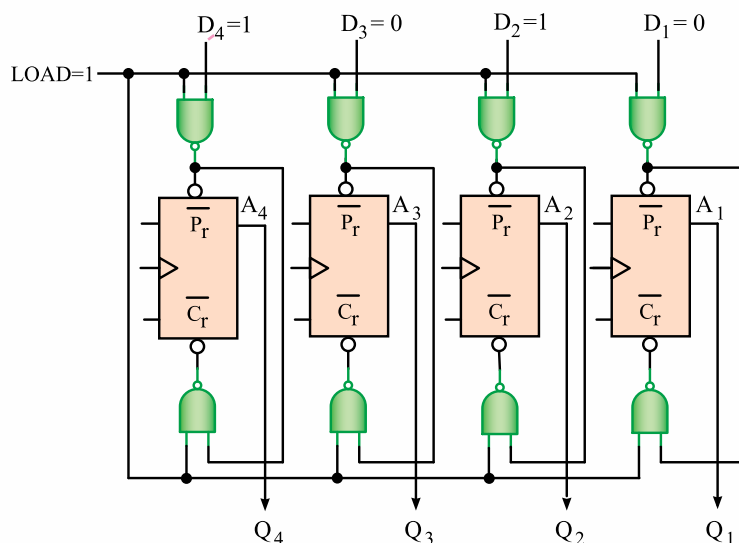


شکل ۶-۴۰- انتقال اطلاعات در شیفت رجیستر به صورت موازی مربوط به سؤال ۶ الگوی پرسش



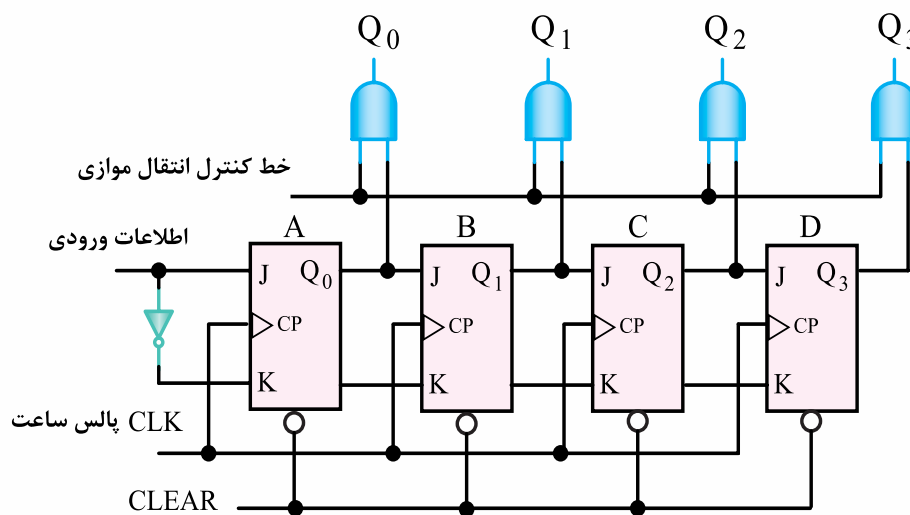
شکل ۶-۴۱- انتقال اطلاعات در شیفت رجیستر به صورت سری مربوط به سؤال ۶ الگوی پرسش

۷- با توجه به داده‌های ورودی،  $\bar{Pr}$  و  $Q$  حافظه‌ها را مشخص کنید.



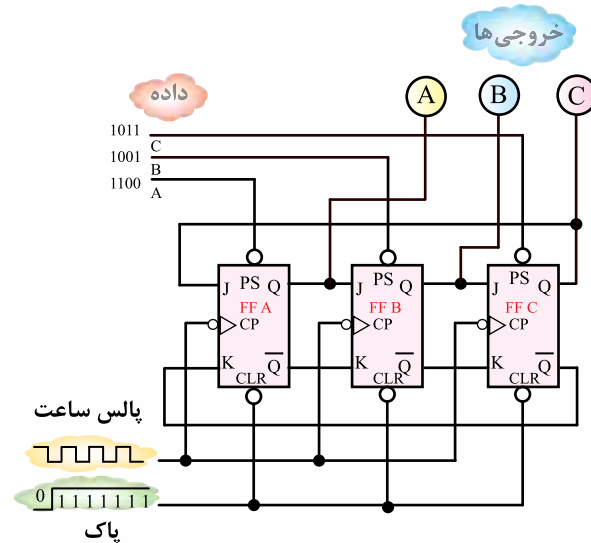
شکل ۶-۴۲- مدار سؤال ۷ الگوی پرسش

۸- در شکل ۶-۴۳ می‌خواهیم عدد ۱۰۱۱ را در داخل را با توجه به خط کنترل و پالس ساعت ورودی رسم شیفتر رجیستر ذخیره کنیم. جدول تغییرات خروجی‌ها کنید.



شکل ۶-۴۳- مدار سؤال ۸ الگوی پرسش

۹- مدار شکل ۴۴- ۶ چه نوع شیفت رجیستری است؟ شیفت دهید؟  
تغییرات خروجی‌های A, B و C را به ازای ۴ پالس ورودی



شکل ۴۴- ۶- مدار و داده‌های ورودی سؤال ۹ الگوی پرشش

## ۴-۶- شمارنده‌ها (Counters)

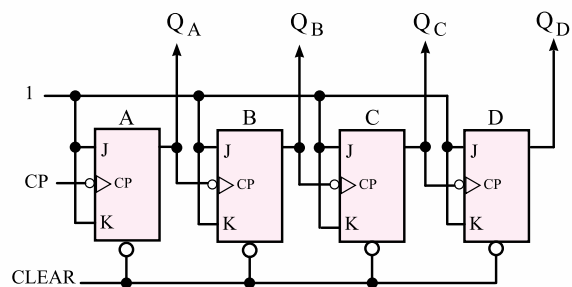
تعداد وضعیت‌هایی را که یک شمارنده قبل از رسیدن به حالت اولیه طی می‌کند، مدول (modules) یا پیمانه شمارنده می‌نامند. مثلاً یک شمارنده باینری ۳ بیتی از مدول ۸ یعنی ۸ وضعیت و یک شمارنده باینری ۴ بیتی از مدول ۱۶ یعنی ۱۶ وضعیت است.

۴-۶-۱- انواع شمارنده‌ها: شمارنده‌ها براساس نحوه کار به شمارنده آسنکرون (Asynchronous) غیرهم زمان و شمارنده‌های سنکرون (synchronous) هم زمان تقسیم‌بندی می‌شوند.

۴-۶-۲- شمارنده آسنکرون: در شمارنده آسنکرون پالس ساعت فلیپ‌فلاپ‌ها به طور هم‌زمان به آن‌ها اعمال نمی‌شود و هر طبقه پالس ساعت خود را از خروجی طبقه ماقبل خود دریافت می‌کند.

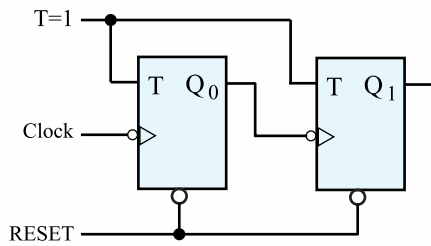
شمارنده آسنکرون به شمارنده ضربانی (Ripple Counter) نیز معروف است. فلیپ‌فلاپ‌های به کار رفته در این نوع شمارنده از نوع T است و باید همواره  $T=1$  باشد.

شمارنده‌ها مدارهایی هستند که از تعدادی فلیپ‌فلاپ که به صورت سری به هم متصل شده‌اند، تشکیل می‌شود و عملاً پالس‌های ورودی به مدار را شمارش می‌کنند. شمارنده‌ها به عنوان تقسیم‌کننده فرکانس نیز به کار می‌روند. شمارش ممکن است بر مبنای ۱۰ یا هر مبنای دیگری انجام شود. عنصر اصلی هر شمارنده فلیپ‌فلاپ است. یک شمارنده با  $n$  طبقه فلیپ‌فلاپ حداکثر می‌تواند  $2^n$  حالت تعریف شده داشته باشد. شکل ۴۵- ۶ یک شمارنده ۴ بیتی را نشان می‌دهد.



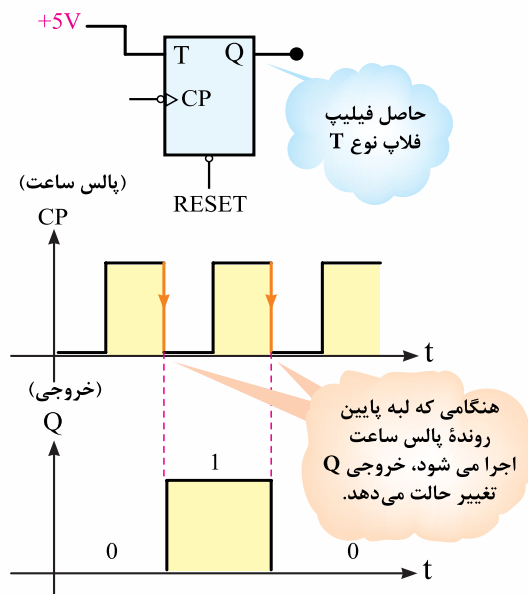
شکل ۴۵- ۶- مدار شمارنده ۴ بیتی

فلیپ‌فلاپ‌ها با لبه پایین رونده پالس ساعت عمل می‌کنند.



شکل ۶-۴۶- شمارنده دوییتی

در فلیپ‌فلاپ نوع T در حالت  $T=1$  هنگامی که هر پالس ساعت لبه پایین رونده (نزولی) را طی می‌کند، خروجی آن برعکس حالت قبل می‌شود. در شکل ۶-۴۷ فلیپ‌فلاپ T و سیگنال‌های پالس ساعت (CP) و خروجی Q با حفظ رابطه زمانی نشان داده شده است.



شکل ۶-۴۷- فلیپ‌فلاپ نوع T و سیگنال‌های پالس ساعت و خروجی

فلیپ‌فلاپ‌ها از یک منبع تأمین می‌شود. بدین ترتیب اشکال مربوط به شمارنده آسنکرون را برطرف می‌کند. در شمارنده سنکرون از گیت‌های بیشتری نسبت به شمارنده آسنکرون استفاده می‌شود. در شکل ۶-۴۸ یک شمارنده سنکرون دوییتی نشان داده شده است، که در آن از دو فلیپ‌فلاپ نوع T استفاده شده است.

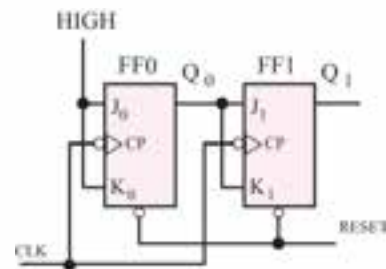
در شمارنده آسنکرون تغییر وضعیت هر فلیپ‌فلاپ به تغییر وضعیت فلیپ‌فلاپ طبقه ماقبل بستگی دارد. به همین دلیل، سرعت عمل شمارنده‌های آسنکرون نسبت به شمارنده‌های سنکرون مشابه کم‌تر است. در شمارنده آسنکرون از فلیپ‌فلاپ نوع T استفاده می‌شود. در صورتی که از فلیپ‌فلاپ‌های نوع JK استفاده کنیم، باید ورودی‌های J و K را در کلیه طبقات همواره در حالت یک نگه‌داریم. به عبارت دیگر از این فلیپ‌فلاپ‌ها فقط به صورت (Toggle) استفاده می‌شود. شمارنده‌های آسنکرون می‌توانند اعداد را به طور منظم شمارش کنند. این نوع شمارنده‌ها نمی‌توانند هر ترتیب شمارش دل‌خواهی را اجرا کنند. در شکل ۶-۴۶ یک شمارنده آسنکرون با دو فلیپ‌فلاپ نوع T نشان داده شده است. این شمارنده دارای چهار وضعیت مختلف (مدول ۴) یا دوییتی است.

**۳-۴-۶- شمارنده سنکرون (هم‌زمان):** در شمارنده آسنکرون تغییر وضعیت هر فلیپ‌فلاپ به تغییر وضعیت فلیپ‌فلاپ ماقبل آن بستگی دارد. به همین جهت سرعت عمل در این نوع شمارنده کم است. همچنین اگر فرکانس پالس ساعت زیاد شود، در شمارش خطا به‌وجود می‌آید. در شمارنده سنکرون، پالس ساعت کلیه

### جدول ۳-۶ جدول صحت شمارنده آسنکرون صعودی

پالس ساعت	$Q_D$	$Q_C$	$Q_B$	$Q_A$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

همان‌طور که قبلاً بیان شد این شمارنده از نوع ضربانی است، که در آن هر فلیپ‌فلاپ، ورودی خود را از خروجی فلیپ‌فلاپ ماقبل خود دریافت می‌کند. با توجه به شکل ۶-۴۹ و جدول صحت ۳-۶ برای شمارش اعداد ابتدا با استفاده از خط Reset یا Clear تمام فلیپ‌فلاپ‌ها را در حالت صفر قرار می‌دهیم. وقتی که اولین پالس به ورودی فلیپ‌فلاپ A اعمال می‌شود، در صورتی که پالس از یک به صفر برود،  $Q_A$  تغییر حالت می‌دهد و به یک تبدیل می‌شود. این پالس به عنوان پالس ورودی برای فلیپ‌فلاپ B به حساب می‌آید. به عبارت دیگر در فلیپ‌فلاپ B، هنگامی که پالس ورودی از یک به صفر می‌رود تغییر وضعیت می‌دهد. از طرفی چون تغییر وضعیت‌ها فقط با لبه پایین رونده پالس ساعت صورت می‌گیرد، برای تغییر حالت فلیپ‌فلاپ B به ۴ پالس ورودی نسبت به فلیپ‌فلاپ

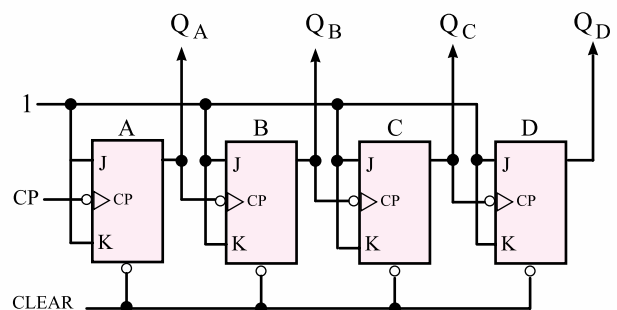


شکل ۶-۴۸ شمارنده دوبیتی هم‌زمان

در فلیپ‌فلاپ FF ورودی‌های J و k هر دو در وضعیت یک منطقی (High) قرار دارند. این نوع فلیپ‌فلاپ در لبه پایین رونده (نزولی) پالس ساعت تغییر وضعیت می‌دهد. چون  $Q_1$  به  $J_1$  متصل است لذا زمانی تغییر وضعیت می‌دهد که Q در حالت یک قرار می‌گیرد.

### ۴-۴-۶- شمارنده آسنکرون صعودی

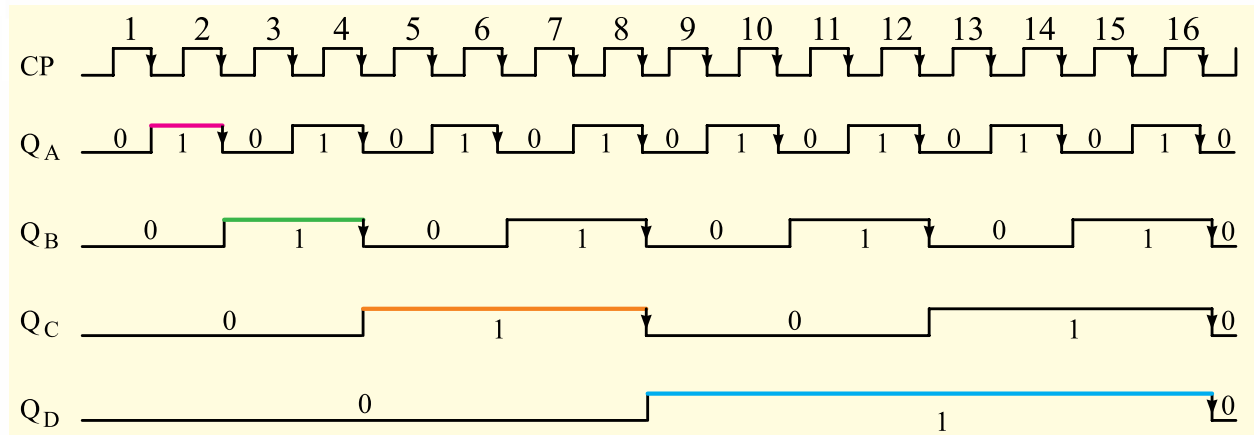
(Up Counter): این شمارنده قادر به شمارش منظم اعداد از کم به زیاد است. به همین علت به شمارنده صعودی معروف است. در شکل ۶-۴۹ یک شمارنده آسنکرون ۴ بیتی نشان داده شده است که در آن از چهار فلیپ‌فلاپ نوع T استفاده شده است.



شکل ۶-۴۹ شمارنده آسنکرون ۴ بیتی

جدول ۳-۶ جدول صحت این شمارنده تغییر وضعیت خروجی‌های  $Q_A$ ,  $Q_B$ ,  $Q_C$  و  $Q_D$  را نشان می‌دهد. این شمارنده اعداد از صفر تا ۱۵ را شمارش می‌کند و در انتهای پالس شانزدهم تمام خروجی‌ها مساوی صفر می‌شوند و شمارنده به حالت اولیه بر می‌گردد.

A نیاز داریم. به همین ترتیب خروجی  $Q_C$  به ازاء ۸ پالس ورودی و خروجی  $Q_D$  به ازای ۱۶ پالس ورودی نسبت به فلیپ فلاپ A تغییر حالت می دهد. دیاگرام زمانی شمارنده آسنکرون ۴ بیتی در شکل ۶-۵۰ رسم شده است. اگر فرکانس پالس ساعت را  $f$  فرض کنیم، فرکانس خروجی  $Q_A$  برابر  $\frac{f}{2}$ ، فرکانس خروجی  $Q_B$  برابر  $\frac{f}{4}$ ، فرکانس خروجی  $Q_C$  برابر  $\frac{f}{8}$  و فرکانس خروجی  $Q_D$  برابر  $\frac{f}{16}$  است. (می دانید چرا؟) اگر تعداد فلیپ فلاپ ها را تا ۸ افزایش دهیم فرکانس به  $\frac{1}{256}$  یعنی به میزان ۲۵۶ برابر کاهش می یابد.



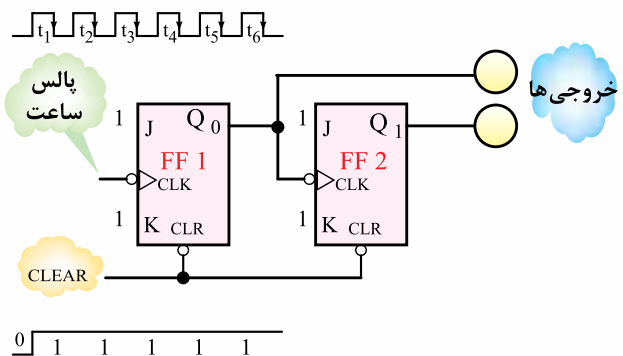
شکل ۶-۵۰- دیاگرام زمانی شمارنده آسنکرون ۴ بیتی

طبق جدول در پایان پالس ششم عدد یک در خروجی ظاهر می شود.

**مثال ۶-۲:** در شمارنده دوبیتی شکل ۶-۵۱ خروجی  $Q_1$  و  $Q_0$  را برای ۶ پالس ورودی تعیین کنید و مدول آن را مشخص نمایید.

جدول ۶-۴- جدول صحت مدار مثال ۲

پالس ساعت	خروجی $Q_1$ (باینری)	خروجی $Q_0$	خروجی ده دهی
$t_1$	0	0	0
$t_2$	0	1	1
$t_3$	1	0	2
$t_4$	1	1	3
$t_5$	0	0	0
$t_6$	0	1	1



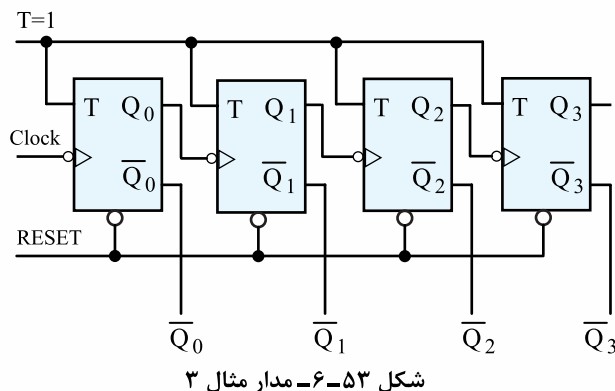
شکل ۶-۵۱- مدار مثال ۲

### ۶-۴-۵- شمارنده آسنکرون نزولی

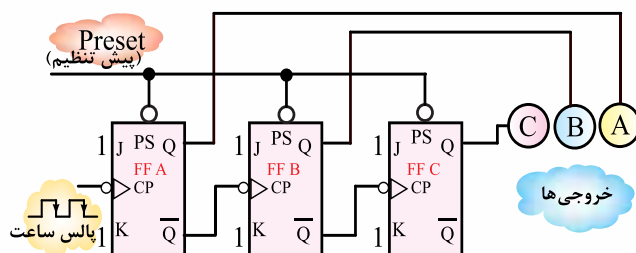
(Down Counter): شمارنده آسنکرون ضربانی می تواند معکوس شمار یا نزولی هم باشد. یعنی از یک عدد شروع به شمارش معکوس کند و به صفر برسد. در شکل ۶-۵۲ یک شمارنده آسنکرون نزولی ۳ بیتی نشان داده

**حل:** شمارنده از نوع آسنکرون دوبیتی یا مدول ۴ است که به ترتیب اعداد از صفر تا ۳ را می شمارد. قبل از شروع پالس ساعت هردو خروجی برابر صفر هستند. در فاصله زمانی  $T_1$  پالس ساعت چون خط Clear فعال نیست لذا خروجی ها تغییر نمی کنند. جدول ۶-۴ تغییرات خروجی ها را در برابر عبور ۶ پالس ورودی نشان می دهد.





شده است. که در آن  $\bar{Q}$  در هر فلیپ فلاپ به عنوان ورودی فلیپ فلاپ بعدی عمل می کند.



شکل ۵۲-۶- مدار شمارنده آسنکرون ۳ بیتی نزولی

**حل:** مدار شکل ۵۳-۶ شمارنده آسنکرون نزولی ۴ بیتی است، زیرا خروجی ها از  $\bar{Q}$  فلیپ فلاپ ها دریافت شده اند، این شمارنده از عدد ۱۵ یعنی ۱۱۱۱ شروع به شمارش می کند و بعد از هر پالس ساعت، یک عدد کاهش می یابد و در نهایت به صفر ختم می شود قبل از اعمال پالس تمام خروجی ها در وضعیت یک قرار دارند در پایان پالس ساعت شانزدهم نیز دوباره تمام خروجی ها در وضعیت یک قرار می گیرند. شمارنده ضربانی و شمارش از ۱۵ است. در جدول ۶-۶ تغییرات خروجی ها نشان داده شده است.

در شروع کار فرض می کنیم از طریق ورودی های Preset تمام خروجی ها برابر با یک شده اند. جدول ۶-۵ جدول صحت و تغییرات خروجی های A, B و C را در برابر ۸ پالس ورودی نشان می دهد.

جدول ۶-۵- جدول تغییرات خروجی ها به ازای پالس ساعت

تعداد پالس های ساعت ورودی	خروجی ها			شمارش ده دهی خروجی
	C	B	A	
0	1	1	1	7
1	1	1	0	6
2	1	0	1	5
3	1	0	0	4
4	0	1	1	3
5	0	1	0	2
6	0	0	1	1
7	0	0	0	0
8	1	1	1	7

جدول ۶-۶- جدول تغییرات خروجی های مثال ۳

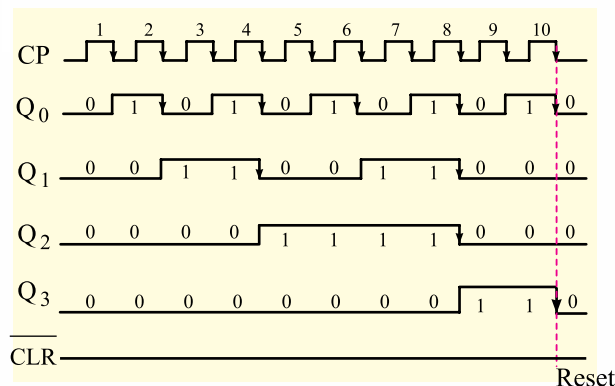
تعداد پالس ساعت	شمارش ده دهی	$\bar{Q}_0$	$\bar{Q}_1$	$\bar{Q}_2$	$\bar{Q}_3$
0	15	1	1	1	1
1	14	1	1	1	0
2	13	1	1	0	1
3	12	1	1	0	0
4	11	1	0	1	1
5	10	1	0	1	0
6	9	1	0	0	1
7	8	1	0	0	0
8	7	0	1	1	1
9	6	0	1	1	0
10	5	0	1	0	1
11	4	0	1	0	0
12	3	0	0	1	1
13	2	0	0	1	0
14	1	0	0	0	1
15	0	0	0	0	0
16	15	1	1	1	1

شمارنده از عدد ۷ شروع به شمارش می کند تا به صفر برسد. در پایان پالس ساعت هشتم خروجی ها به حالت اولیه برمی گردند.

**تمرین کلاسی ۵-۶:** دیاگرام زمانی مربوط به مدار ۵۲-۶ را رسم کنید و نشان دهید که مدار، شمارش را به صورت نزولی انجام می دهد.

**مثال ۳-۶:** مدار شکل ۵۳-۶ چه عملی انجام می دهد؟ شرح دهید.

می‌رساند. به این ترتیب کلیه فلیپ‌فلاپ‌ها Reset می‌شوند و شمارش را از صفر شروع می‌کنند. در شکل ۶-۵۵ دیاگرام زمانی شمارنده دهدهی نشان داده شده است و جدول ۶-۷ جدول تغییرات خروجی مدار شکل ۶-۵۵ را بر اساس دیاگرام زمانی نشان می‌دهد.



شکل ۶-۵۵- دیاگرام زمانی شمارنده دهدهی

جدول ۶-۷- جدول تغییرات خروجی شمارنده دهدهی

Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	Decimal
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9

طبق دیاگرام زمانی مشاهده می‌کنیم که تمام خروجی‌های شمارنده در پایان پالس دهم مساوی صفر شده‌اند.

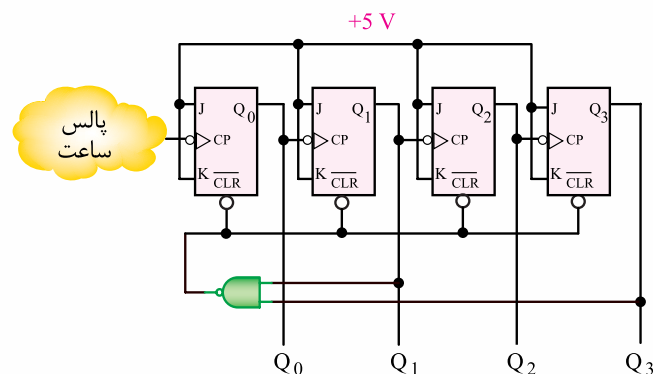
**مثال ۴-۶:** در شکل ۶-۵۶ مدار یک شمارنده آسنکرون مدول ۳ را ملاحظه می‌کنید. طرز کار این شمارنده را شرح دهید.

## ۶-۴-۶- شمارنده آسنکرون دهدهی

BCD (Binary Coded Decimal): شمارنده آسنکرون صعودی که قبلاً بررسی شده، ۱۶ حالت مختلف دارد و می‌تواند از صفر تا عدد ۱۵ را بشمارد.

در عمل نیاز به شمارنده‌هایی است که بتواند اعداد کمتر از ۱۶ حالت مثلاً از صفر تا ۱۰ را بشمارد. به این شمارنده‌ها دهدهی (اعشاری) یا BCD می‌گویند. برای طراحی یک شمارنده BCD ابتدا باید تعداد فلیپ‌فلاپ‌ها را تعیین کنید. اگر تعداد فلیپ‌فلاپ را  $n$  در نظر بگیریم باید  $n$  کوچکترین عدد طبیعی باشد که در رابطه  $2^n > 10$  صدق کند. زیرا اگر  $n$  را سه بگیریم می‌تواند تا  $2^3 = 8$  رقم را بشمارد، بنابراین برای شمارنده BCD تعداد  $n$  را برابر ۴ می‌گیریم که می‌تواند ۱۶ رقم را بشمارد. بنابراین شمارنده BCD همان شمارنده آسنکرون صعودی است، با این تفاوت که باید بتواند اعداد صفر تا ۱۰، (۱۰۱۰) را بشمارد و به محض رسیدن به عدد ۱۰، خروجی را پاک (Reset) کند، این عمل توسط یک گیت کنترل صورت می‌گیرد.

در شکل ۶-۵۴ مدار شمارنده آسنکرون دهدهی با استفاده از چهار فلیپ‌فلاپ T نشان داده شده است.



شکل ۶-۵۴- مدار شمارنده آسنکرون دهدهی (مدول ۱۰)

در این مدار، پس از آن که شمارنده از عدد ۹ یعنی (۱۰۰۱) به عدد ۱۰ یعنی (۱۰۱۰) تغییر حالت می‌دهد، هردو ورودی گیت NAND برابر با یک می‌شود و خروجی آن را برای مدتی کوتاه به صفر

در این شمارنده پالس ساعت همه فلیپ‌فلاپ‌ها از یک منبع تأمین شده است. عملکرد مدار به شرح زیر است:

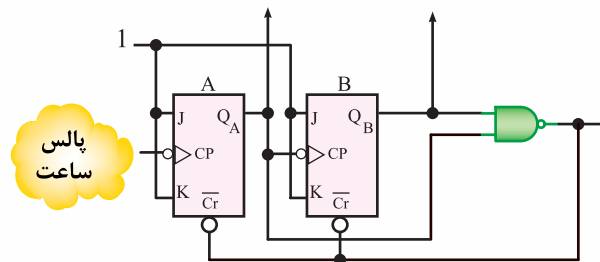
**مرحله اول:** چون  $J_1=K_1=1$  است خروجی  $Q_1$  زمانی تغییر حالت می‌دهد که پالس ساعت لبه پایین‌رونده را طی کند.

**مرحله دوم:** فلیپ‌فلاپ شماره ۱ ( $FF_1$ ) زمانی تغییر حالت می‌دهد که  $Q_1$  در وضعیت یک منطقی باشد.

**مرحله سوم:** چون  $J_2=K_2=Q_1Q_1$  است، فلیپ‌فلاپ شماره ۲ ( $FF_2$ ) زمانی تغییر وضعیت می‌دهد که  $Q_2=Q_1$  و هر دو در حالت یک منطقی باشند.

**مرحله چهارم:** چون  $J_3=K_3=Q_2Q_1Q_1$  است پس فلیپ‌فلاپ شماره ۳ ( $FF_3$ ) زمانی تغییر وضعیت می‌دهد که  $Q_3=Q_2=Q_1$ .

در شکل ۶-۵۸ دیاگرام زمانی شمارنده سنکرون نشان داده شده است.



شکل ۶-۵۶- مدار شمارنده آسنکرون مدول ۳ مربوط به مثال ۴

**حل:** چون شمارنده آسنکرون مدول ۳ است، لذا کوچکترین عدد طبیعی  $n$  که در رابطه  $2^n > 3$  صدق کند برابر ۲ است، پس برای شمارش اعداد به دو فلیپ‌فلاپ نیاز داریم که در شکل ۶-۵۶ رسم شده است. این شمارنده می‌تواند فقط اعداد ۰، ۱، ۲ را بشمارد و هنگامی که به عدد ۳ می‌رسد  $Q_A=Q_B=1$  می‌شود و خروجی گیت NAND را صفر می‌کند. به این ترتیب خروجی هر دو فلیپ‌فلاپ A و B پاک (Clear) یا Reset می‌شود.

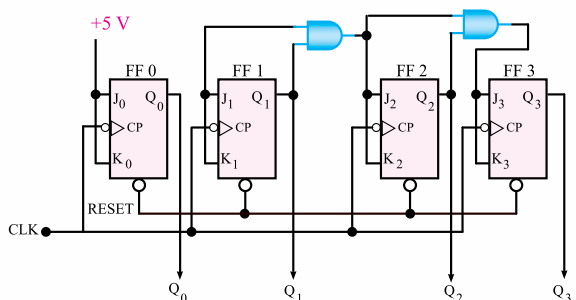


### تمرین کلاسی ۶-۶: جدول صحت مدار مثال

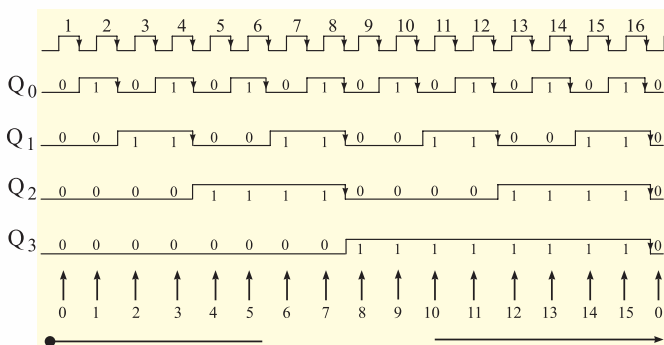
۴-۶ را رسم کنید.

### ۷-۴-۶- شمارنده سنکرون صعودی: شمارنده

سنکرون نیز مانند شمارنده آسنکرون می‌تواند صعودی یا نزولی باشد. در شکل ۶-۵۷ مدار یک شمارنده چهاربیتی سنکرون صعودی نشان داده شده است.



شکل ۶-۵۷- مدار شمارنده چهاربیتی سنکرون صعودی



شکل ۶-۵۸- دیاگرام زمانی شمارنده سنکرون صعودی چهاربیتی

جدول ۶-۸ جدول صحت شمارنده چهاربیتی سنکرون صعودی را نشان می‌دهد.

## جدول ۸-۶- جدول صحت شمارنده چهاربیتی سنکرون صعودی

معدل ده دهی	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1
10	0	1	0	1
11	1	1	0	1
12	0	0	1	1
13	1	0	1	1
14	0	1	1	1
15	1	1	1	1

شمارش دوباره تکرار می شود

**حل:** طبق شکل ۵۹-۶ چون سه فلیپ فلاپ داریم برای انتقال اعداد از یک گیت AND استفاده شده است. با توجه به شکل ۵۹-۶ جدول تغییرات خروجی آن به صورت جدول ۹-۶ رسم شده است.

طبق جدول این شمارنده می تواند تا عدد ۷ را بشمارد و سپس Reset شود.

### جدول ۹-۶- جدول تغییرات خروجی های شمارنده سنکرون صعودی مثال ۵

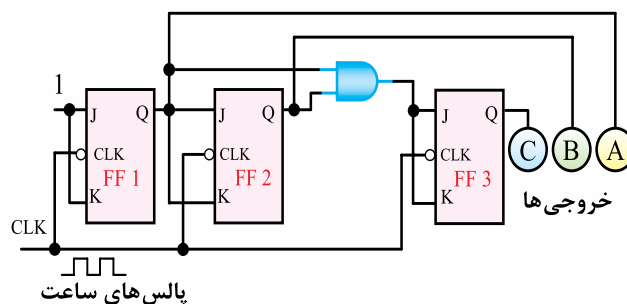
شمارش ده دهی	A	B	C	تعداد پالس های ساعت	سطر
0	0	0	0	0	1
1	1	0	0	1	2
2	0	1	0	2	3
3	1	1	0	3	4
4	0	0	1	4	5
5	1	0	1	5	6
6	0	1	1	6	7
7	1	1	1	7	8
0	0	0	0	8	9

## ۸-۴-۶- شمارنده صعودی - نزولی

(Up/Down Counter): از ترکیب دو شمارنده صعودی و نزولی طبق شکل ۶۰-۶، شمارنده ای شکل می گیرد که می تواند با استفاده از یک خط کنترل، به صورت صعودی یا نزولی شمارش کند.

اگر خط کنترل در حالت یک منطقی باشد گیت های AND شماره های ۱ و ۳ و ۵ فعال می شوند و شمارنده به صورت صعودی شمارش می کند. در این حالت خروجی گیت های AND شماره ۲ و ۴ و ۶ مساوی صفر منطقی اند. در صورتی که خط کنترل روی صفر باشد، خروجی گیت های AND شماره ۲ و ۴ و ۶ برابر با یک منطقی می شود و شمارنده به صورت نزولی شمارش می کند. در این حالت خروجی گیت های AND شماره ۱ و ۳ و ۵ صفر می شوند و به صورت غیرفعال در می آیند.

**مثال ۵-۶:** در شکل ۵۹-۶ مدار یک شمارنده سنکرون صعودی شامل ۳ فلیپ فلاپ T آمده است، طرز کار مدار را شرح دهید و جدول تغییرات خروجی های آن را برای ۸ پالس ورودی نمایش دهید.

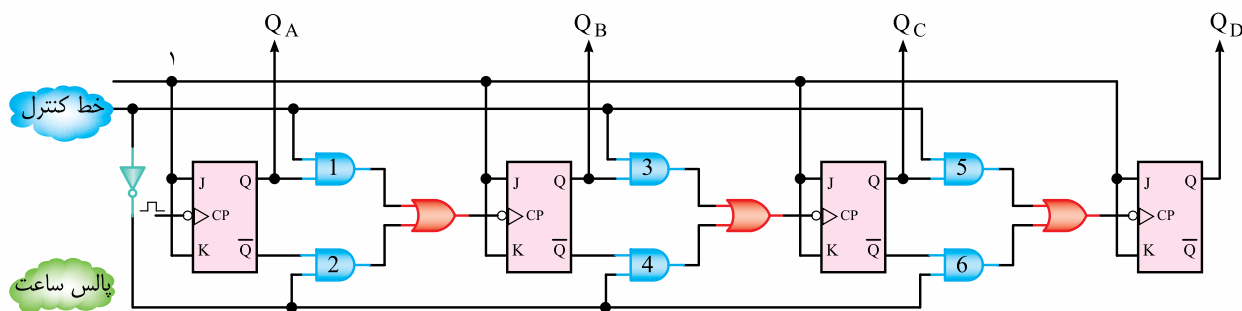


شکل ۵۹-۶- مدار شمارنده سنکرون صعودی مثال ۵



شمارنده‌ها جست‌وجو کنید و نتایج آن را به کلاس ارائه دهید.

جهت هنرجویان علاقه‌مند: با مراجعه به یکی از موتورهای جست‌وجو استفاده از کلمه‌های Up Counter و Down Counter تعدادی مقاله فارسی و مدار درباره



شکل ۶۰- شمارنده صعودی - نزولی

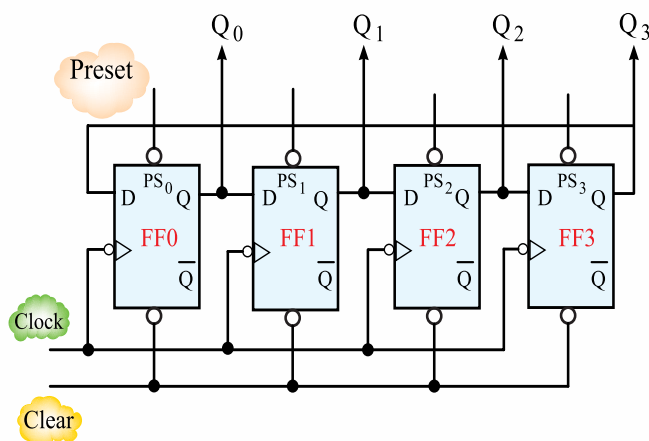
$$\Rightarrow \begin{cases} \text{فعال } AND_1, AND_3, AND_5 \\ \text{غیر فعال } AND_2, AND_4, AND_6 \end{cases}$$

شمارنده صعودی

$$\Rightarrow \begin{cases} \text{غیر فعال } AND_1, AND_3, AND_5 \\ \text{فعال } AND_2, AND_4, AND_6 \end{cases}$$

شمارنده نزولی

۹-۴-۶- شمارنده حلقوی (Ring counter) یا فلیپ‌فلاپ به ورودی D اولین فلیپ‌فلاپ فیدبک شده دایره‌ای: شمارنده حلقوی از ترکیب فلیپ‌فلاپ‌های است. شکل ۶۱-۶- شمارنده حلقوی ۴ بیتی را نشان نوع D به گونه‌ای شکل می‌گیرد که خروجی Q آخرین می‌دهد.



شکل ۶۱-۶- شمارنده حلقوی (دایره‌ای) چهار بیتی

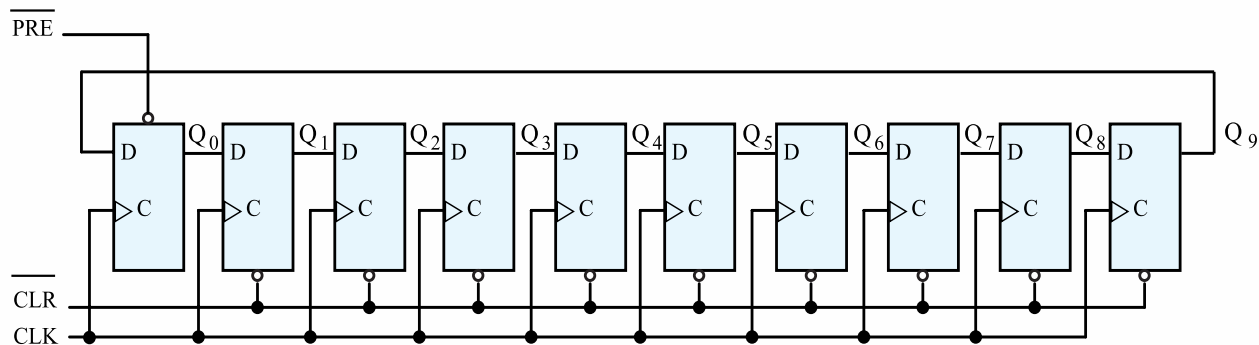
خروجی شمارنده حلقوی چهاربیتی مدار شکل ۶-۶۱ را نشان می‌دهد.

جدول ۶-۱۰- جدول تغییرات خروجی شمارنده حلقوی

تعداد پالس‌های ساعت ورودی	خروجی‌ها				شمارش ده‌دهی خروجی $N=(Q_3Q_2Q_1Q_0)$
	$Q_3$	$Q_2$	$Q_1$	$Q_0$	
0	0	0	0	1	1
1	0	0	1	0	2
2	0	1	0	0	4
3	1	0	0	0	8
4	0	0	0	1	1

مطابق جدول ۶-۱۰ در خروجی شمارنده حلقوی اعداد ۱ و ۲ و ۴ و ۸ شمارش می‌شوند.

**مثال ۶-۶:** در شکل ۶-۶۲ یک شمارنده حلقوی ۱۰ بیتی با استفاده از فلیپ‌فلاپ D رسم شده است. جدول تغییرات خروجی‌های آن را نمایش دهید.



شکل ۶-۶۲- شمارنده حلقوی ۱۰ بیتی

فلاپ اول پرمی شود (در آن مقدار یک قرار می‌گیرد). این حالت را در شکل ۶-۶۲ ملاحظه می‌کنید. جدول ۶-۱۱ جدول تغییرات خروجی مدار شکل ۶-۶۲ را در برابر تغییرات پالس ساعت نشان می‌دهد.

این شمارنده از نوع سنکرون است؛ ابتدا تمام فلیپ‌فلاپ‌ها را به وسیله خط Clear (پاک) Reset می‌کنیم. سپس به پرکردن فلیپ‌فلاپ اول (ff.) به کمک ورودی PS می‌پردازیم. در زمان پرکردن اولیه FF، نیازی به پالس ساعت نیست. در این حالت  $Q_0=1$  و  $Q_1=Q_2=Q_3=0$  می‌شود. با شروع پالس ساعت، اطلاعات به سمت راست انتقال می‌یابد و در لبه نزولی (پایین رونده) اولین پالس ساعت  $Q_0=0, Q_1=1, Q_2=0$  و  $Q_3=0$  می‌شود.

همچنین در لبه صعودی پالس ساعت دوم شرایط خروجی‌ها به صورت  $Q_0=0, Q_1=1, Q_2=0$  و  $Q_3=0$  درمی‌آید به همین ترتیب در لبه صعودی پالس ساعت سوم مقادیر  $Q_0=0, Q_1=0, Q_2=1$  و  $Q_3=0$  می‌شود. در لبه صعودی پالس ساعت چهارم مقادیر  $Q_0=1, Q_1=0, Q_2=0, Q_3=0$  می‌شود و شمارنده را به حالت اولیه برمی‌گرداند. جدول ۶-۱۰ تغییرات

**حل:** مدار شمارنده حلقوی ۱۰ بیتی نیاز به ۱۰ فلیپ‌فلاپ نوع D دارد و کلیه خروجی‌های Clear به هم و خروجی‌های پالس ساعت (Clock) نیز به هم وصل شده‌اند، این فلیپ‌فلاپ‌ها توسط خط Reset، CLR شده‌اند و سپس به وسیله خط PRE، فلیپ



جدول ۱۱-۶- جدول تغییرات خروجی شمارنده حلقوی ده‌بیتی

Clock Pulse	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>	Q <sub>4</sub>	Q <sub>5</sub>	Q <sub>6</sub>	Q <sub>7</sub>	Q <sub>8</sub>	Q <sub>9</sub>
0	1	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0
2	0	0	1	0	0	0	0	0	0	0
3	0	0	0	1	0	0	0	0	0	0
4	0	0	0	0	1	0	0	0	0	0
5	0	0	0	0	0	1	0	0	0	0
6	0	0	0	0	0	0	1	0	0	0
7	0	0	0	0	0	0	0	1	0	0
8	0	0	0	0	0	0	0	0	1	0
9	0	0	0	0	0	0	0	0	0	1

مثال ۷-۶ اگر در شمارنده حلقوی ۱۰ بیتی مثال کنید.

قبل حالت اولیه

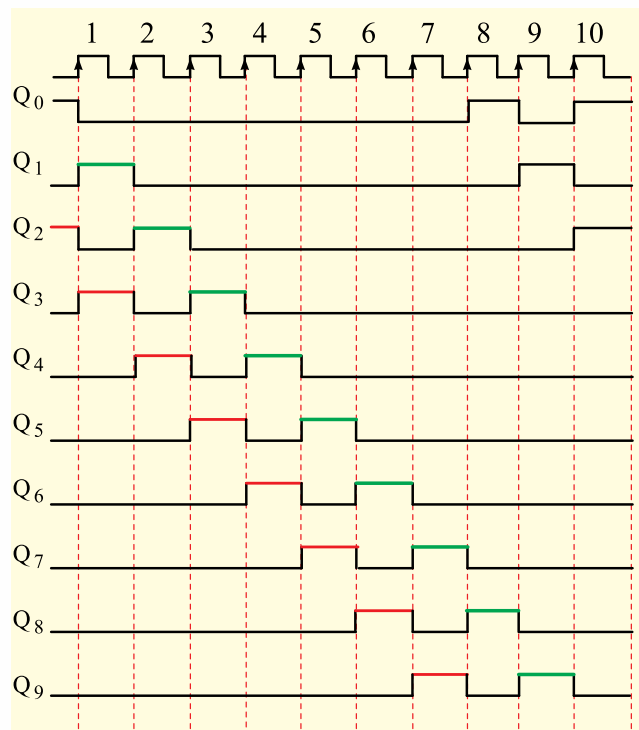
حل: دیاگرام زمانی خروجی‌ها را در شکل ۶۳-۶

ملاحظه می‌کنید.

$$Q_0 Q_1 Q_2 Q_3 Q_4 Q_5 Q_6 Q_7 Q_8 Q_9 = 1010000000$$

شکل موج‌های خروجی را با حفظ رابطه زمانی رسم

در اولین پالس محتوای Q<sub>۹</sub> به این خروجی انتقال می‌یابد. در دومین پالس محتوای Q<sub>۸</sub> و ...  
 در اولین پالس محتوای Q<sub>۰</sub> به این خروجی انتقال می‌یابد. در دومین پالس محتوای Q<sub>۹</sub> و ...  
 در اولین پالس محتوای Q<sub>۱</sub> به این خروجی انتقال می‌یابد. در دومین پالس محتوای Q<sub>۰</sub> و ...  
 در اولین پالس محتوای Q<sub>۲</sub> به این خروجی انتقال می‌یابد. در دومین پالس محتوای Q<sub>۱</sub> و ...  
 در اولین پالس محتوای Q<sub>۳</sub> به این خروجی انتقال می‌یابد. در دومین پالس محتوای Q<sub>۲</sub> و ...  
 در اولین پالس محتوای Q<sub>۴</sub> به این خروجی انتقال می‌یابد. در دومین پالس محتوای Q<sub>۳</sub> و ...  
 در اولین پالس محتوای Q<sub>۵</sub> به این خروجی انتقال می‌یابد. در دومین پالس محتوای Q<sub>۴</sub> و ...  
 در اولین پالس محتوای Q<sub>۶</sub> به این خروجی انتقال می‌یابد. در دومین پالس محتوای Q<sub>۵</sub> و ...  
 در اولین پالس محتوای Q<sub>۷</sub> به این خروجی انتقال می‌یابد. در دومین پالس محتوای Q<sub>۶</sub> و ...  
 در اولین پالس محتوای Q<sub>۸</sub> به این خروجی انتقال می‌یابد. در دومین پالس محتوای Q<sub>۷</sub> و ...



شکل ۶۳-۶- دیاگرام زمانی خروجی شمارنده حلقوی ۱۰ بیتی مثال ۷

فلیپ‌فلاپ از چپ به راست ابتدا با یک و سپس با صفر پر می‌شوند.

شمارندهٔ جانسون چهار بیتی دارای ۸ حالت مختلف است. شمارندهٔ جانسون ۵ بیتی دارای ۱۰ حالت مختلف است. شمارندهٔ جانسون  $n$  بیتی عموماً دارای  $2n$  حالت مختلف است.  $n$  تعداد طبقات شمارنده را مشخص می‌کند.

جدول ۶-۱۳ حالات مختلف شمارندهٔ جانسون چهاربیتی و جدول ۶-۱۴ حالات مختلف خروجی‌های شمارندهٔ پنج بیتی را نشان می‌دهد.

جدول ۶-۱۳ - خروجی‌های شمارندهٔ جانسون چهاربیتی

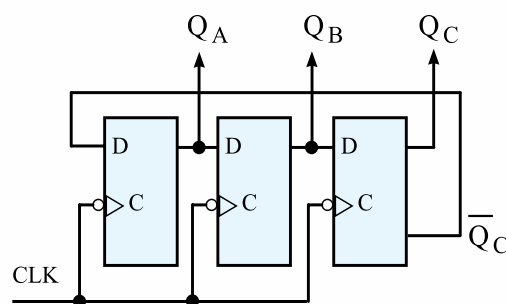
پالس ساعت	$Q_A$	$Q_B$	$Q_C$	$Q_D$
0	0	0	0	0
1	1	0	0	0
2	1	1	0	0
3	1	1	1	0
4	1	1	1	1
5	0	1	1	1
6	0	0	1	1
7	0	0	0	1



**تمرین کلاسی ۶-۷:** در شمارندهٔ حلقوی ۵ بیتی حالت اولیه به صورت ۱۱۰۰۱ است، شکل موج‌های خروجی را با حفظ رابطهٔ زمانی رسم کنید.

#### ۶-۴-۱۰ - شمارندهٔ جانسون (Johnson Counter):

این شمارنده یک شیفت رجیستر با ورودی سری و خروجی سری است، که در آن  $\bar{Q}$  آخرین فلیپ‌فلاپ به ورودی (D) اولین فلیپ‌فلاپ متصل شده است. در شکل ۶-۶۴ شمارندهٔ جانسون ۳ بیتی را مشاهده می‌کنید.



شکل ۶-۶۴ - شمارندهٔ جانسون سه بیتی

این شمارنده مطابق جدول ۶-۱۲ دارای ۶ حالت مختلف است.

جدول ۶-۱۲ - حالات شمارندهٔ جانسون سه‌بیتی

پالس ساعت	$Q_A$	$Q_B$	$Q_C$
0	0	0	0
1	1	0	0
2	1	1	0
3	1	1	1
4	0	1	1
5	0	0	1



**تمرین کلاسی ۶-۸:** دیاگرام زمانی شمارندهٔ جانسون چهار بیتی جدول ۶-۱۳ را رسم کنید.



### جدول ۶-۱۴- جدول خروجی‌های شمارندهٔ جانسون پنج‌بیتی

پالس ساعت	Q <sub>A</sub>	Q <sub>B</sub>	Q <sub>C</sub>	Q <sub>D</sub>	Q <sub>E</sub>
0	0	0	0	0	0
1	1	0	0	0	0
2	1	1	0	0	0
3	1	1	1	0	0
4	1	1	1	1	0
5	1	1	1	1	1
6	0	1	1	1	1
7	0	0	1	1	1
8	0	0	0	1	1
9	0	0	0	0	1

مطابق شکل ۶-۶۵ قبل از اعمال پالس ساعت تمام خروجی‌ها برابر با صفر هستند. در پایان پالس ششم نیز تمام خروجی‌ها مساوی با صفر می‌شوند.



**تمرین کلاسی ۹-۶:** دیاگرام زمانی شمارندهٔ جانسون پنج‌بیتی جدول ۶-۱۴ را رسم کنید.

### ۱۱-۴-۶- بلوک دیاگرام یک ساعت دیجیتال:

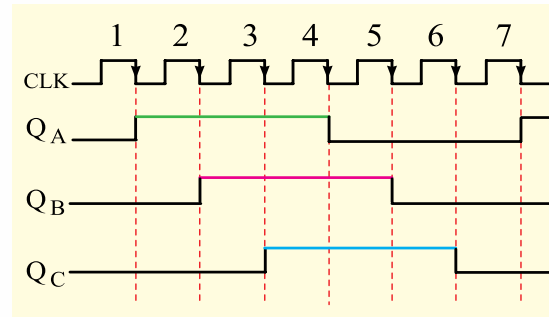
یکی از کاربردهای عملی شمارنده‌ها، سیستم‌های نگهداری زمان است. در شکل ۶-۶۶ بلوک دیاگرام یک ساعت دیجیتال نشان داده شده است.

در مدار ساعت دیجیتال، تعدادی شمارنده وجود دارد که قلب ساعت دیجیتال را تشکیل می‌دهد. بسیاری از ساعت‌های دیجیتال از فرکانس ۶۰Hz یا ۵۰Hz برق شهر به عنوان ورودی یا فرکانس استاندارد استفاده می‌کنند. این فرکانس به وسیلهٔ بخش تقسیم‌کننده فرکانس به شکل پالس‌های ثانیه، دقیقه و ساعت در می‌آید.

حافظه یا ذخیرهٔ اطلاعات (انبار شمارش)، پالس‌های مربوط به ثانیه، دقیقه و ساعت را می‌شمارد و آن‌ها را ذخیره می‌کند. دکورهای درایور (مبدل‌های BCD به 7.Seg)، محتویات ذخیره شده در انبار شمارش را به نمایشگرهای هفت‌قسمتی می‌رساند. به این ترتیب زمان صحیح در نمایشگرهای خروجی نشان داده می‌شود.

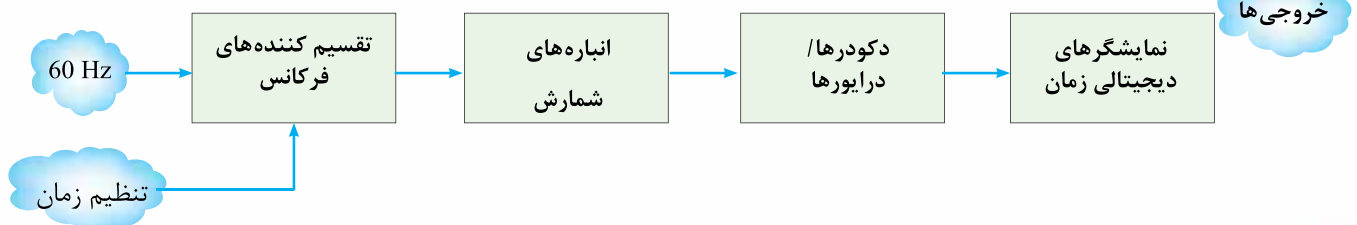
**مثال ۸-۶:** دیاگرام زمانی شمارندهٔ جانسون سه‌بیتی شکل ۶-۶۴ را رسم کنید.

**حل:** با توجه به جدول ۶-۱۲ دیاگرام زمانی پالس ساعت، Q<sub>A</sub>، Q<sub>B</sub> و Q<sub>C</sub> با حفظ رابطهٔ زمانی طبق شکل ۶-۶۵ به دست می‌آید.

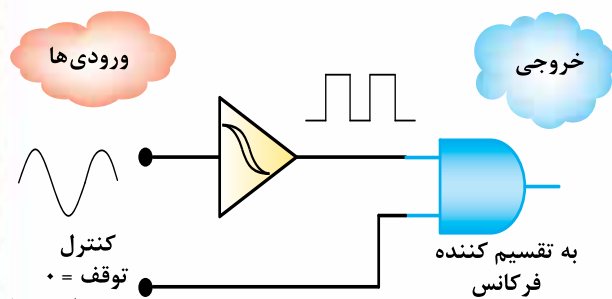


شکل ۶-۶۵- دیاگرام زمانی شمارندهٔ سه‌بیتی جانسون

ورودی

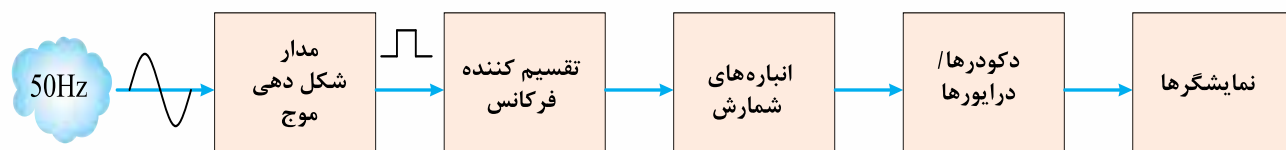


شکل ۶-۶۶- نمودار بلوکی ساعت دیجیتال



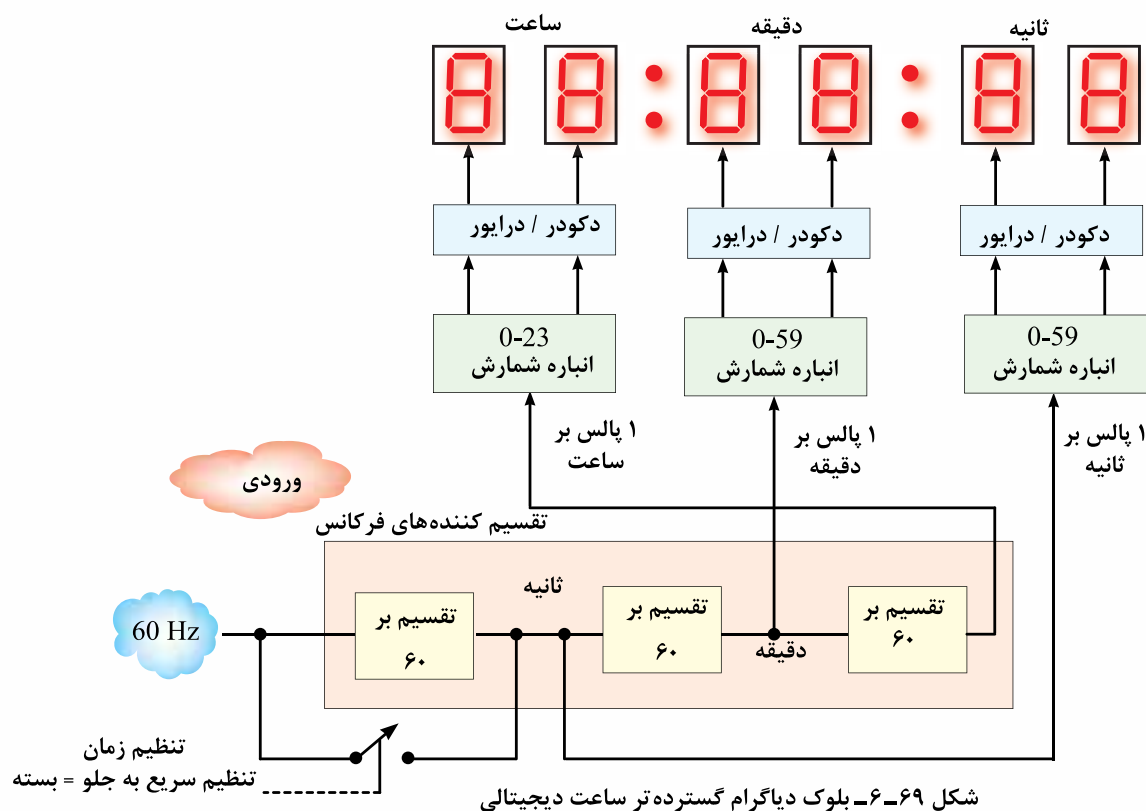
شکل ۶۷-۶- بلوک دیاگرام مدار تغییر دهنده شکل موج

این مدار می‌تواند زمان شروع و توقف شمارش را نیز کنترل کند. عمل شمارش زمانی شروع می‌شود که (گیت AND فعال) باشد. در حالتی که خط کنترل روی صفر منطقی باشد، موج مربعی از گیت AND عبور نمی‌کند و شمارنده متوقف می‌شود.



شکل ۶۸-۶- بلوک دیاگرام ساعت دیجیتالی با مدار تغییر دهنده شکل موج!!

بلوک دیاگرام گسترده‌تر ساعت دیجیتالی در شکل ۶۹-۶ نشان داده شده است.



شکل ۶۹-۶- بلوک دیاگرام گسترده‌تر ساعت دیجیتالی



**نکته مهم:** در بلوک دیاگرام ساعت دیجیتالی هدف کاربرد دکودر، شیفتر رجیستر تقسیم کننده فرکانس و... در یک مدار عملی است. از این بلوک دیاگرام در طراحی سؤال استفاده نشود.

دهگان دقیقه را نمایش دهد. انشعابی دیگر از ورودی بلوک تقسیم بر ۶۰ میانی به مدار ثانیه شمار صفر تا ۵۹ (سمت راست) اعمال می شود، و از آن جا توسط مدارهای دکودر و درایور به دو 7.Seg ثانیه شمار می رود.

مدار تقسیم بر ۶۰ سمت راست مربوط به پالس های ساعت است. ورودی این تقسیم کننده فرکانس، پالس های مربوط به دقیقه است و خروجی آن (پالس ساعت) را به وجود می آورد. خروجی پالس های ساعت به شمارنده ساعت در سمت چپ انتقال می یابد. این شمارنده تعداد ساعات را از صفر تا ۲۳ می شمارد. خروجی این شمارنده از طریق دکودر «BCD به 7.Seg» به دو عدد 7.Seg (هفت قطعه ای) برای نمایش ارقام یکان و دهگان ساعت می رود.

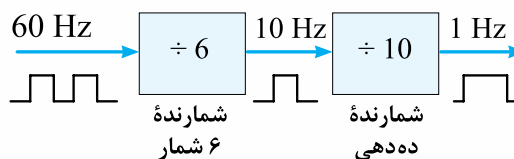


**جهت هنجاریان علاقه مند:** با استفاده از منابع مختلف مرتبط، بلوک دیاگرام فرکانس متر دیجیتالی را پیدا کنید و نحوه عملکرد آن را مورد بررسی قرار دهید و نتایج را به کلاس ارائه نمایید.



**جهت هنجاریان علاقه مند:** با استفاده از چهار عدد فلیپ فلاپ نوع T مدار یک شمارنده ۱۶ وضعیتی را به صورت صعودی ببندید و جدول صحت آن را مورد بررسی قرار دهید. نتیجه را به کلاس گزارش نمایید.

بلوک تقسیم بر ۶۰ در ورودی دارای دو شمارنده تقسیم بر ۶ و تقسیم بر ۱۰ است. این بلوک سیگنال مربعی ۶۰ هرتز ورودی را به سیگنال مربعی ۱ هرتز تبدیل می کند. در سیستم برق ایران از بلوک تقسیم بر ۵۰ استفاده می شود. در این بلوک دو تقسیم کننده فرکانس تقسیم بر ۵ و تقسیم بر ۱۰ وجود دارد. در شکل ۶-۷۰ بلوک دیاگرام مدار تقسیم کننده فرکانس تقسیم بر ۶۰ را مشاهده می کنید.



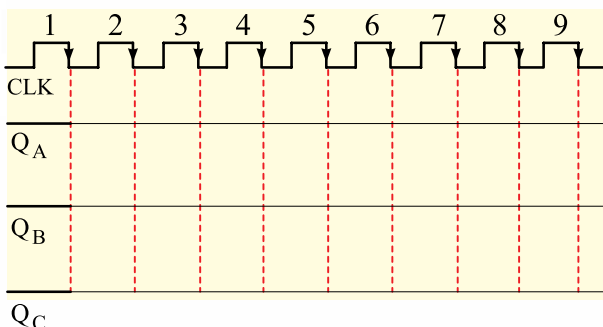
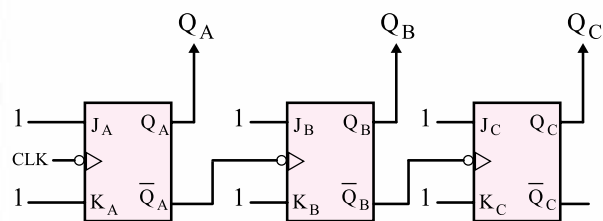
شکل ۶-۷۰- بلوک دیاگرام مدار تقسیم بر ۶۰

توجه داشته باشید که فرکانس ۵۰ یا ۶۰ هرتز، پس از اولین تقسیم (بر ۶۰) پالس های ثانیه را به وجود می آورند که مبنایی برای به دست آوردن پالس های دقیقه و ساعت است. در شکل ۶-۶۹ مدار تنظیم کننده زمان که با بلوک تقسیم بر ۶۰ موازی است، برای تنظیم سریع به جلو استفاده می شود. با بستن کلید، به بلوک تقسیم بر ۶۰ بای پس می شود و سرعت شمارش را ۶۰ برابر می کند. به بلوک تقسیم بر ۶۰ میانی توجه کنید، ورودی به این مدار پالس های ثانیه است که پس از تقسیم شدن بر ۶۰ پالس های دقیقه را به وجود می آورد.

خروجی این بلوک به مدار دقیقه شمار صفر تا ۵۹ اعمال می شود و از آنها توسط دکودر و درایور (راه انداز) به دو عدد 7.Seg می رود تا رقم های یکان و

## ۵-۶- الگوی پرسش

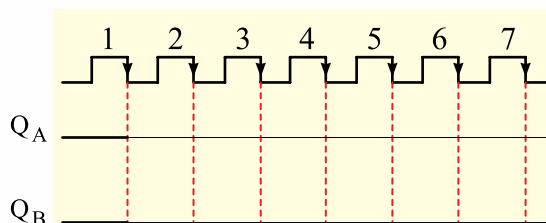
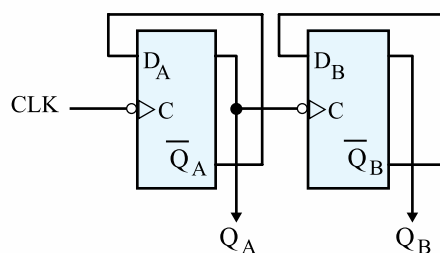
۱- فرض کنید فلیپ فلاپ های شکل ۶-۷۱ در آغاز در حالت Reset قرار دارد. پالس دیاگرام زمانی  $Q_A$  و  $Q_B$



شکل ۶-۷۲- مدار سؤال ۲ الگوی پرسش و نمودار زمانی مربوط به رسم خروجی‌های مدار

خروجی‌های  $Q_A$ ,  $Q_B$  و  $Q_C$  را رسم کنید و در مورد آن توضیح دهید.

را رسم کنید و چگونگی کار مدار را توضیح دهید.



شکل ۶-۷۱- مدار سؤال ۱ الگوی پرسش و نمودار زمانی مربوط به رسم خروجی‌های مدار

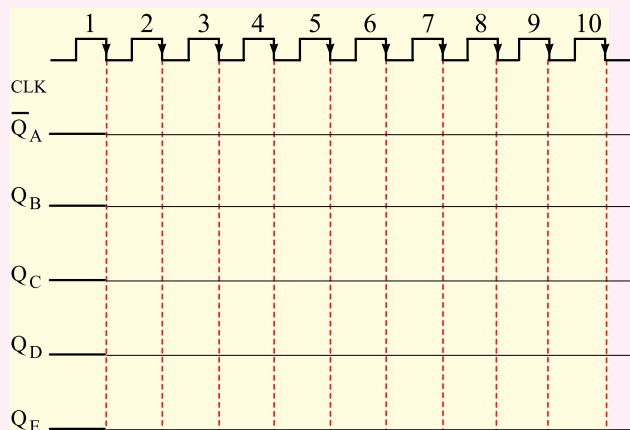
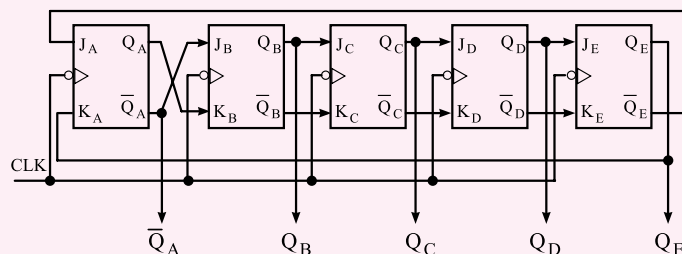
۲- با فرض این که فلیپ‌فلاپ‌های شکل ۶-۷۲ در آغاز در حالت Reset باشند، تغییرات بعدی وضعیت



کنید. فرض کنید در آغاز کلیه فلیپ‌فلاپ‌ها در حالت Reset قرار دارند. در مورد عملکرد مدار توضیح دهید.

جهت هنرجویان علاقه‌مند

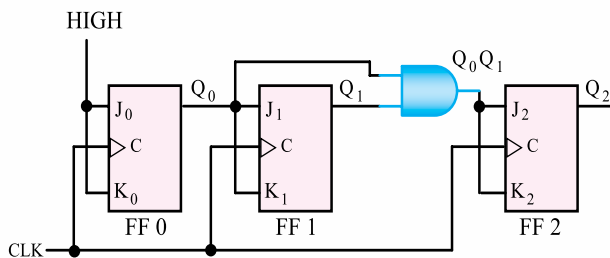
۳- دیاگرام زمانی خروجی‌های مدار شکل ۶-۷۳ را رسم



شکل ۶-۷۳- مدار سؤال ۳ الگوی پرسش

۶- می‌خواهیم با استفاده از یک شمارنده اسنکرون از صفر تا ۱۴۴ را شمارش کنیم، برای این کار به چند فلیپ‌فلاپ نیاز داریم، شرح دهید.

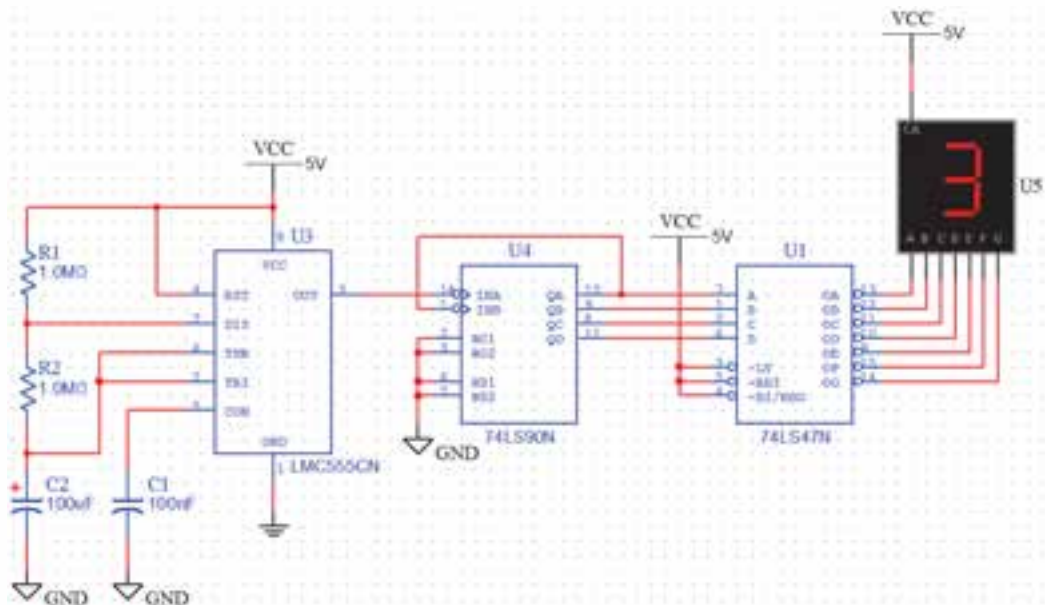
۷- شمارنده شکل ۶-۷۶ چه اعدادی را می‌شمارد؟ توضیح دهید.



شکل ۶-۷۶- مدار سؤال ۷ الگوی پرسش

## ۶-۶- کار با نرم‌افزار

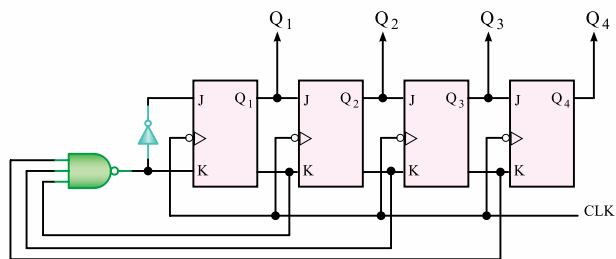
۱- با استفاده از نرم‌افزار مولتی سیم مدار شمارنده صعودی شکل ۶-۷۷ را شبیه‌سازی کنید و شمارش اعداد را مشاهده نمایید. مقدار مقاومت‌های  $R_1$  و  $R_2$  را کاهش دهید سرعت شمارش اعداد چه تغییری می‌کند؟ توضیح دهید.



شکل ۶-۷۷- شمارنده صعودی

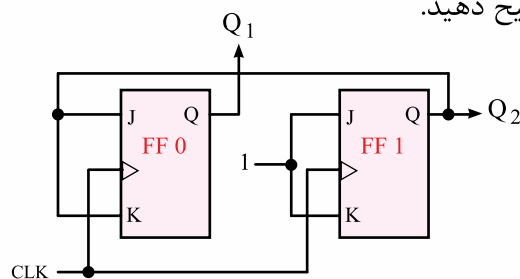
۲- با استفاده از مدار شمارنده شکل ۶-۷۷ شمارنده صعودی دورقمی را به کمک دو عدد آ‌سی ۷۴۹۰، نتیجه را به کلاس ارائه نمایید.

۴- مدار شکل ۶-۷۴ معادل کدام شمارنده (حلقوی یا جانسون) عمل می‌کند؟ دیاگرام زمانی  $Q_4, Q_3, Q_2, Q_1$  و  $Q_0$  را با حفظ رابطه زمانی نسبت به پالس ساعت CLK رسم کنید.



شکل ۶-۷۴- مدار سؤال ۴ الگوی پرسش

۵- شمارنده شکل ۶-۷۵ چه اعدادی را می‌شمارد؟ توضیح دهید.



شکل ۶-۷۵- مدار سؤال ۵ الگوی پرسش